



ТЕХНИЧЕСКИ УНИВЕРСИТЕТ – СОФИЯ

Факултет по Електронна Техника и Технологии

Катедра „Електронна техника“

Маг. инж. Димитър Христов Бадаров

**ИЗСЛЕДВАНЕ, АНАЛИЗ И УСЪВЪРШЕНСТВАНЕ НА
ПРОГРАМИРУЕМИ МОБИЛНИ УСТРОЙСТВА С
БЕЗЖИЧНА КОМУНИКАЦИЯ ЗА СЪБИРАНЕ И
ОБРАБОТКА НА ИНФОРМАЦИЯ**

А В Т О Р Е Ф Е Р А Т

на дисертация за придобиване на образователна и научна степен
"ДОКТОР"

Област: 5. Технически науки

Професионално направление: 5.2 „Електротехника, електроника и
автоматика“

Научна специалност: „Електронизация“

Научни ръководители:

чл.-кор. проф. д.т.н. инж. Георги Славчев Михов

проф. д-р инж. Рачо Маринов Иванов

СОФИЯ, 2019 г.

Дисертационният труд е обсъден и насочен за защита от Катедрения съвет на катедра „Електронна Техника“ към Факултет по Електронна Техника и Технологии на ТУ-София на редовно заседание, проведено на 27.05.2019 г.

Публичната защита на дисертационния труд ще се състои на 26.09.2019 г. от 13:00 часа в Конферентната зала на БИЦ на Технически университет – София на открито заседание на научното жури, определено със заповед № ОЖ-5.2-65 / 31.05.2019 г. на Ректора на ТУ-София в състав:

1. Доц. д-р инж. Петър Иванов Якимов – председател
2. Доц. д-р инж. Митьо Георгиев Митев – научен секретар
3. Проф. д-р инж. Рачо Маринов Иванов
4. Проф. д-р инж. Стефан Евтимов Табаков
5. Доц. д-р инж. Ангел Николаев Попов

Рецензенти:

1. Доц. д-р инж. Митьо Георгиев Митев
2. Доц. д-р инж. Ангел Николаев Попов

Материалите по защитата са на разположение на интересуващите се в канцеларията на Факултет по електронна техника и технологии на ТУ-София, блок №1, кабинет № 1331.

Дисертантът е редовен докторант към катедра „Електронна техника“ на факултет по електронна техника и технологии. Изследванията по дисертационната разработка са направени от автора, като някои от тях са подкрепени от научноизследователски проекти.

Автор: маг. инж. Димитър Бадаров

Заглавие: Изследване, анализ и усъвършенстване на програмируеми мобилни устройства с безжична комуникация за събиране и обработка на информация.

Тираж: 50 броя

Отпечатано в ИПК на Технически университет – София

I. ОБЩА ХАРАКТЕРИСТИКА НА ДИСЕРТАЦИОННИЯ ТРУД

Актуалност на проблема

Преносимите мобилни устройства за събиране и обработка на информация навлизат все по-широко в ежедневието ни за осъществяване на различни измервания. Разработването на алгоритми и схемни решения за увеличаване на надеждността и точността на тези системи е актуален проблем. Разработването на алгоритми и методи за потискане на смушаващите сигнали при измерване на различни параметри увеличава значително точността на измерванията в среда със смущения. Генерирането на тактови честоти в мобилните системи е съществена част от изграждането на системите. Разработката на цифрови фазови синхронизатори увеличава надеждността на системите. С широкото използване на електрозадвижвания проблема със следенето на параметрите на акумулаторните батерии става все по-актуален. Разработените алгоритми приложени в безжична система за следене на параметрите на клетките на акумулаторни батерии намират широко приложение. За изследването на разработените схемни решения са използвани съвременни средства като FPGA програмируеми матрици.

Цел на дисертационния труд:

Цел на дисертационния труд е разработване, изследване, анализ и усъвършенстване на подходи и апаратно-програмни решения на програмируеми мобилни устройства за събиране и обработка на информация, с възможности за приложения на Wi-Fi интерфейс и вграждане в програмируеми матрици.

Основни задачи и методи за изследване:

1. Изследване на цифрова процедура за измерване на честотата на мрежови смущения, базираща се на определяне на коефициента на предаване на осредняващ филтър, прилаган върху смущенията. Изследване на грешката, получавана при различни честоти на дискретизация и различни филтри с крайна импулсна характеристика. Създаване на тестова методика за прилагане на процедурата за измерване на честота на мрежови смущения и реализирането ѝ в средата на MatLab. Реализиране на метода чрез FPGA матрица за целите на мобилни приложения.

2. Изследване на методите и схемните решения за създаване на цифрови фазови синхронизатори. Разработване на усъвършенствани схемни решения с подобрени параметри по отношение на стабилността на синхронизатора и времето за синхронизиране в широка честотна област. Разработване на апаратни решения и методика за тестването на цифрови блокове от честотни и фазови синхронизатори върху FPGA програмируеми матрици. Изследване

и оптимизиране на параметрите на реализирани чрез FPGA схеми и системи за честотна и фазова синхронизация.

3. Изследване на методи за определяне параметрите на клетките от акумулаторни батерии, които могат да бъдат изчислени на базата на измерване на напрежението на изходите на клетката, на ток през клетката и на температурата. Изследване на точността на определяне на параметрите в различни условия на експлоатация на батерията. Реализиране на устройство за следене на електрическите параметри и на температурата на отделни клетки на акумулаторни батерии. Разработване на алгоритми за намаляване на собствената консумация на устройството и на протокол за комуникация по безжичен интерфейс с базова станция.

Практическа приложимост

Голяма част от изследванията по дисертационния труд са направени в рамките на научноизследователски проект в помощ на докторанти № 162ПД0027-03/2016 “Изследване, анализ и усъвършенстване на програмируеми мобилни устройства с безжична комуникация за събиране и обработка на информация”, ръководител: проф. д.т.н. инж. Георги Славчев Михов.

Публикации

Основните постижения и резултати от дисертационния труд са публикувани в една самостоятелна статия от списание „Електротехника и Електроника” през 2017 и пет доклада, публикувани в научни тематични сборници от научни конференции. Две на международни семинари ICEST 2017 и 2018 и три на Електронна Техника ET 2015 и 2016.

Структура и обем на дисертационния труд

Дисертационният труд е в обем от 146 страници, като включва увод, 4 глави за решаване на формулираните основни задачи, списък на основните приноси, списък на публикациите по дисертацията и използвана литература. Цитирани са общо 106 литературни източници, като 92 са на латиница и 14 на кирилица. Работата включва общо 95 фигури и 14 таблици. Номерата на фигурите и таблиците в автореферата съответстват на тези в дисертационния труд.

II. СЪДЪРЖАНИЕ НА ДИСЕРТАЦИОННИЯ ТРУД

ГЛАВА 1. ЛИТЕРАТУРЕН ОБЗОР

В настоящия дисертационен труд е представено изследване на някои методи за подобряване на параметрите на програмируеми мобилни устройства за събиране и обработка на информация. Вниманието е съсредоточено върху три типа устройства, с конкретно изследване на подходящите методи за целите на приложенията им при специфичните условия на тяхната експлоатация.

Разгледани са методите за екстракция на смущения породени от захранващата електрическа мрежа с честота 50 Hz и методика за измерване на отклонението на честотата от нейната номинална стойност. За разлика от стандартните методи за измерване на честота и период, разглежданият метод извършва измерване с висока точност без да се нуждае от дълъг период на измерване или сигнал с висока честота на дискретизация. Разгледани са източниците на грешка при определянето на честотата по този метод и различните начини за нейното намаляване.

Разгледани са възможните методи за генериране на тактови сигнали, базирани на цифрови фазови синхронизатори. Приложението на стандартните аналогови фазови синхронизатори е много широко, но притежава недостатъци като бавна синхронизация, голяма заемана площ, необходимост от предварителна настройка на някои блокове и трудна интеграция в монолитни интегрални схеми. Анализирани са възможностите за заменяне на аналоговия фазов синхронизатор с изцяло цифров, който подлежи на пълно интегриране и не се нуждае от външни елементи с изключение кварцовия резонатор на опорния тактов генератор.

Разгледани са параметрите на клетките на акумулаторни батерии, тяхната промяна в процеса на стареене и възможностите за оценка на състоянието на акумулаторната батерия базирана на параметрите на клетките. Оценено е влиянието на разликите в параметрите на отделните клетки върху живота на акумулаторната батерия. Сравнени са различните методи за балансиране на степента на заряд на клетките по време на заряд и разряд при различните видове акумулаторни батерии и влиянието им върху живота на батерията. Разгледани са възможностите за увеличаване на живота на акумулаторните батерии при извършване на обслужване в подходящ момент базирано на параметрите на клетките.

Изследванията и анализите са проведени в светлината на възможните приложения на Wi-Fi интерфейс в мобилни вградени системи за събиране и обработка на информация и имплантирането им в програмируеми матрици от типа FPGA.

На базата на разгледаните решения в литературния обзор се установяват следните недостатъци на разгледаните методи и схемни решения които трябва да бъдат допълнително анализирани и подобрени в дисертационния труд:

Разгледаната процедура за определяне на отклонението на паразитно индуцирания смущаващ сигнал от номиналната стойност е изследван само симулационно с идеален синусоиден сигнал. Не е изследвана грешката внесена от хармоничен състав на сигнала.

Методите за определяне на стабилността в разгледаните цифрови фазови синхронизатори не са ясно дефинирани. Не е обърнато внимание на избора на подходящ честотно-фазов детектор за конкретните приложения.

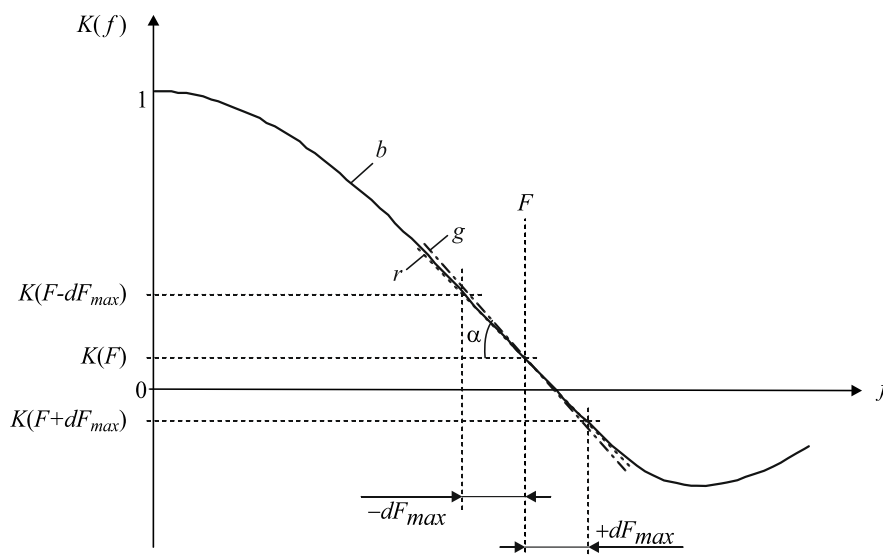
При системите за балансиране на степента на заряд на клетките на акумулаторна батерия, не е обърнато достатъчно внимание на методите и алгоритмите за определяне на важни параметри на акумулаторните клетки посредством измерване на напрежение, ток и температура.

ГЛАВА 2. ИЗСЛЕДВАНЕ НА ЦИФРОВА ПРОЦЕДУРА ЗА ИЗМЕРВАНЕ НА МРЕЖОВИ ЧЕСТОТИ

2.1. Теоретична постановка

От литературата е известна методика за определяне на честотата на мрежово смущение (брум) в електрокардиографски сигнал, която е доразвита за измерване на честотата на захранващата мрежа.

Ако мрежовото смущение има установена стойност на честотата F , която варира в граници от $F-dF_{\max}$ до $F+dF_{\max}$, т.е. възможната девиация на честотата е $2.dF_{\max}$. Ако върху извлеченото мрежово смущение се приложи осредняващ филтър, ще се получи различно потискане на мрежовото смущение според предавателна характеристика $K(f)$ на осредняващия филтър и вариацията на мрежовата честота – вж. фиг. 2.1.



Фиг. 2.1. Линейна апроксимация на амплитудно-честотна характеристика на осредняващия филтър в диапазона на промяна на честотата на мрежовото смущение.

За диапазона на промяна на честотата на мрежовото смущение около установената му стойност F , амплитудно-честотната характеристика $K(f)$ на осредняващия филтър (крива b – в синьо) може да се представи като линейна

функция на текущата стойност на мрежовата честота чрез Декартовото уравнение $K(f) = K(F) + \tan \alpha \cdot (f - F)$, както това е показано чрез крива g – в зелено. Линеината интерполация на коефициента на предаване на осредняващия филтър, чиято права преминава през точките $K(F - dF_{\max})$ и $K(F + dF_{\max})$ на филтъра е представена чрез крива r – в червено на фиг. 2.1.

Ако с B_i се обозначи текущата стойност на мрежовото смущение, а с Y_i – съответстващата му филтрирана стойност, то моментната стойност на $K(F_{\text{new}})$ се дава с уравнението:

$$K(F_{\text{new}})_i = \frac{Y_i}{B_i}. \quad (2.4)$$

2.2. Експериментални изследвания

2.2.1. Определяне на подходящ осредняващ филтър.

Експериментите са направени в среда на MatLab с три осредняващи филтъра.

Първият е симетричен филтър с крайна импулсна характеристика и включва четно число брой отчети n в периода на мрежовото смущение ($n = 2m$). Разликовото уравнение на този „четен“ филтър е

$$Y_i = \frac{1}{2m} \left(\sum_{j=-m+1}^{m-1} B_{i+j} + \frac{B_{i-m} + B_{i+m}}{2} \right), \quad n = 2m, \quad (2.5)$$

Вторият е също симетричен филтър с крайна импулсна характеристика, включващ нечетно число брой отчети n в периода на мрежовото смущение ($n = 2m + 1$). Разликовото уравнение на този „нечетен“ филтър е

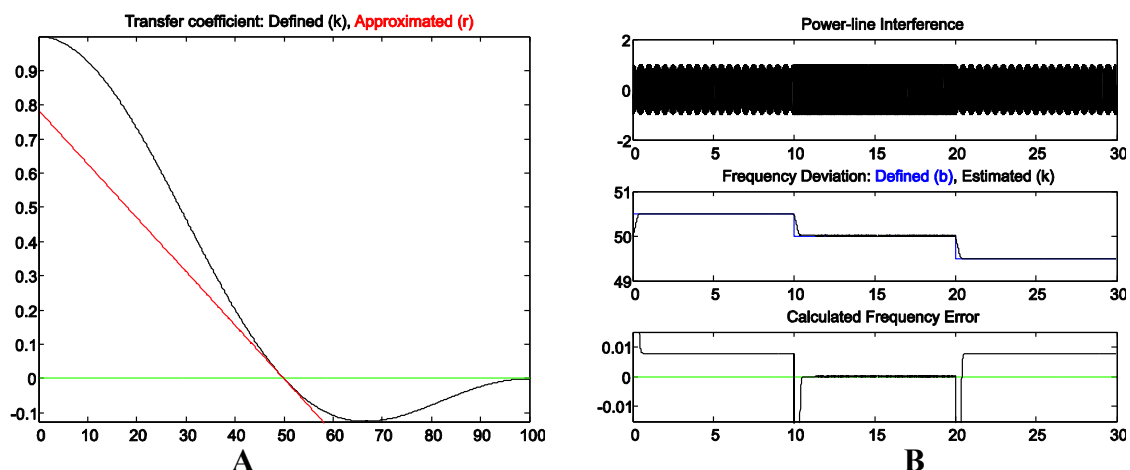
$$Y_i = \frac{1}{2m+1} \sum_{j=-m}^m B_{i+j}, \quad n = 2m+1. \quad (2.7)$$

Третият използван филтър е т.нар. „двуточков“ филтър, който произхожда от „четния“ филтър при максимална редукция на обработваните отчети. Той се описва с разликовото уравнение

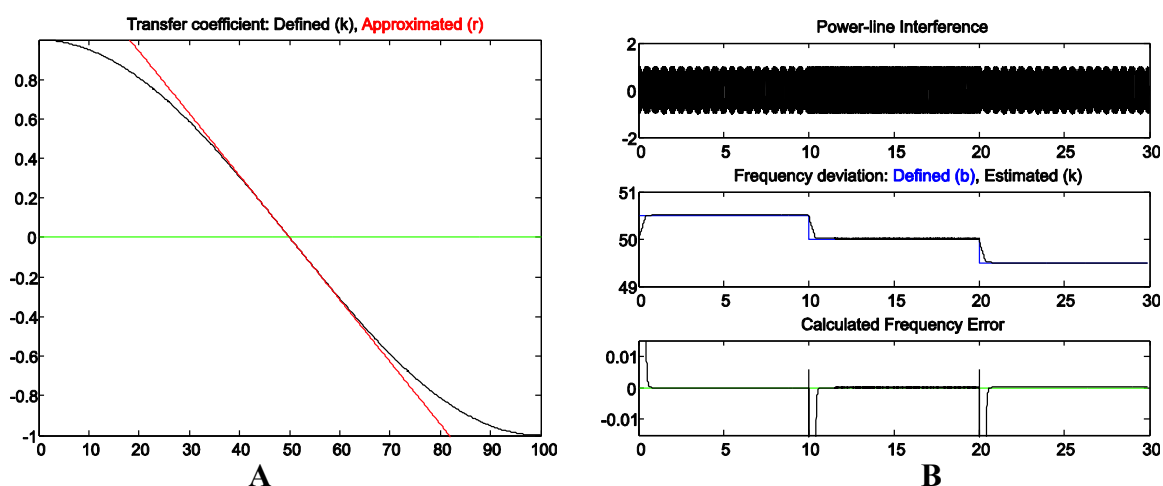
$$Y_i = \frac{B_{i-q} + B_{i+q}}{2}, \quad m = 2q, \quad n = 2m, \quad (2.9)$$

Изследваните филтри имат лесна реализация.

В изследваните филтри B , с текуща стойност B_i , е входящият сигнал, а Y е резултатният (филтриран) сигнал, с текущата стойност Y_i , а Q е честотата на дискретизация. Параметрите n , m и q са съответно броят на отчетите в периода, полупериода и четвърт периода на мрежовото смущение F . Когато те не са цели числа се използват техните закръглени към по-малко, или равно цяло число стойности. Фиг. 2.2 демонстрира резултатите от проведени експерименти за определяне на подходящ филтър. Експериментите са проведени с установена стойност на честотата на мрежовото смущение $F = 50 \text{ Hz}$ и промяна от $\pm 0,5 \text{ Hz}$ при честоти на дискретизация $Q = 200 \text{ Hz}$.



Фиг. 2.2-I. Експеримент с „четен” осредняващ филтър при $Q = 200 \text{ Hz}$ и $m = 2$.



Фиг. 2.2-III. Експеримент с „двучков” осредняващ филтър при $Q = 200 \text{ Hz}$ и $q = 1$.

Използван е сигнал с продължителност на епохата от 30 s , който съдържа синтезирано мрежово смущение с постоянна амплитуда 1 mV . Изследваната епоха е разделена на три равни части, като през първата трета на епохата честотата на мрежовото смущение е $50,5 \text{ Hz}$, през втората 50 Hz , а през третата – $49,5 \text{ Hz}$.

За всеки от експериментите са показани по две илюстрации. Илюстрациите **A** от фиг. 2.2 съдържат зададения осредняващ филтър, който се прилага в процедурата (крива k – в черно), апроксимиращата права в зоната на девиацията на мрежовото смущение (крива r – в червено) и нулевата линия, с маркер при установената стойност на мрежовата честота (крива g – в зелено).

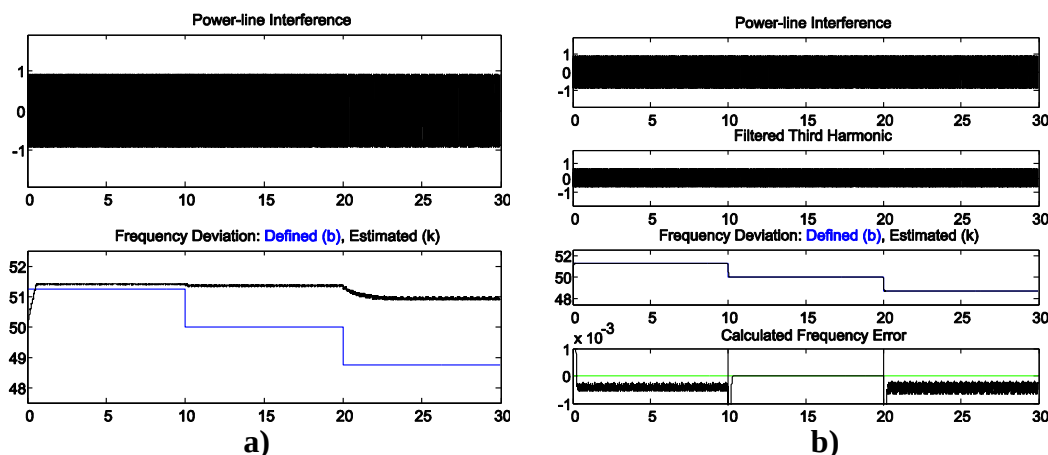
Илюстрациите **B** от фиг. 2.2 демонстрират процедурата по определянето на мрежовата честота. Първият субплот показва синтезираното мрежово смущение, вторият – зададената промяна на честотата на мрежовото смущение (крива b – в синьо) и изчислената честота (крива k – в черно), а третият субплот съдържа грешката при определянето на честотата на мрежовото смущение, която е определена като разлика между зададената и изчислената мрежова честота.

От направения експеримент може да се забележи несиметрично „изместване” на грешката от измерването (с изключение на „двучковия” филтър при дискретизация $Q = 200 \text{ Hz}$) за краищата на диапазона, дължащо се на отклонението на апроксимиращата права в една посока от реалната крива на осредняващия филтър.

Анализът на грешките при проведените експерименти от фиг. 2.2 показва, че грешката намалява, когато се работи максимално близо до инфлексната точка на използвания филтър.

2.2.2. Изследване на филтър за потискане на трети хармоник.

Следващият експеримент е проведен с наличието на 10 %-ен трети хармоник, чиято честота е по-ниска от честотата $Q/2$. Резултатите без и с филтриране на третия хармоник са показани съответно на фиг. 2.6-I а и б



Фиг. 2.6-I. Експеримент с „четен” осредняващ филтър при $Q = 335 \text{ Hz}$, $m = 1$: а) без филтриран трети хармоник; б) с филтриран трети хармоник.

За целите на отстраняването на третия хармоник на мрежовата честота е извършен синтез на филтър Y чрез сумиране на два филтъра, по известна от литературата методика. Използвани са два триточкови филтъра $Y1$ и $Y2$, имащи честоти на първите си нули, разположени от двете страни на третия хармоник F_3 на мрежовото смущение. Двата филтъра са сумирани, като са умножени с допълващи се до единица коефициенти $(1 - k_y)$ и k_y .

Коефициентът на предаване на резултантния филтър също се изразява чрез сумиране на двата коефициента на предаване на двата филтъра, умножени с допълващите се до единица коефициенти $(1 - k_y)$ и k_y , като коефициентът k_y се определя от уравнението

$$k_y = \frac{\sin \frac{2\pi m_3 F_3}{Q}}{\sin \frac{2\pi m_3 F_3}{Q} - \frac{m_3 + 1}{m_3} \sin \frac{2\pi (m_3 + 1) F_3}{Q}} \cdot \quad (2.14)$$

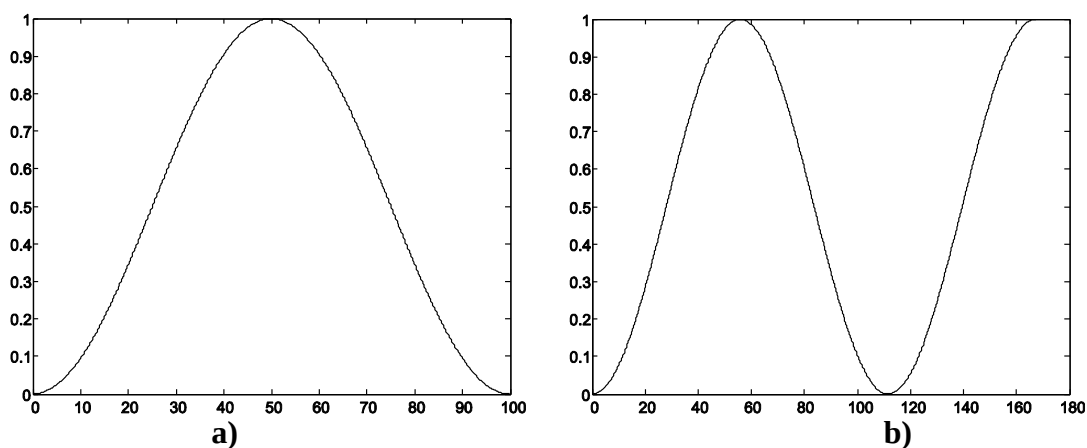
Така полученият сумиран филтър Y има минимум на коефициента си на предаване при третия хармоник на мрежовата честота F_3 , който обаче не е нула. Затова се прилага рекурентното му модифициране по методика, предложена в литературата. Модифицираният филтър Y^* придобива нулев

коэффициент на предаване за третия хармоник на мрежовата честота F_3 , запазвайки при нея тангиращия си характер към честотната ос, с което се осигурява максимално потискане на честотите в близост до третия хармоник.

2.2.3. Изследване на филтър за екстракция на мрежовото смущение от входящия сигнал.

При постъпването на мрежовото смущение за определяне на неговата честота, в него може да присъства постоянна съставна. Тя може да бъде въведена от аналоговата част на приемното устройство, както и при аналогово-цифровото преобразуване, когато не се работи с четириквартантен аналогово-цифров преобразувател. За целите на извличането на мрежовото смущение от входния сигнал е приложен прост „третичков“ филтър

$$Y_i = \frac{-B_{i-m_2} + 2B_i - B_{i+m_2}}{4}. \quad (2.17)$$



Фиг. 2.9. Синтез на филтър за екстракция на мрежовото смущение при честоти на дискретизация: а) – $Q = 200$ Hz; б) – $Q = 335$ Hz.

2.2.4. Компенсиране на амплитудната девиация на мрежовото смущение.

Редица направени експерименти показаха, че точността при измерването на честотата на мрежовото смущение зависи от промяната на амплитудата на мрежовото смущение. За компенсиране на амплитудните промени е приложена следната методика. Първо се извършва измерване на ефективната стойност U на мрежовото смущение по формулата

$$U_i = \frac{1}{n} \sqrt{\sum_{j=-n}^n B_{i+j}^2}, \quad (2.18)$$

след което се изчислява коефициентът k_A на промяна на амплитудата

$$k_A = \frac{U_i - U_{i-n}}{2} \cdot \frac{1}{U_{i-n/2}}. \quad (2.19)$$

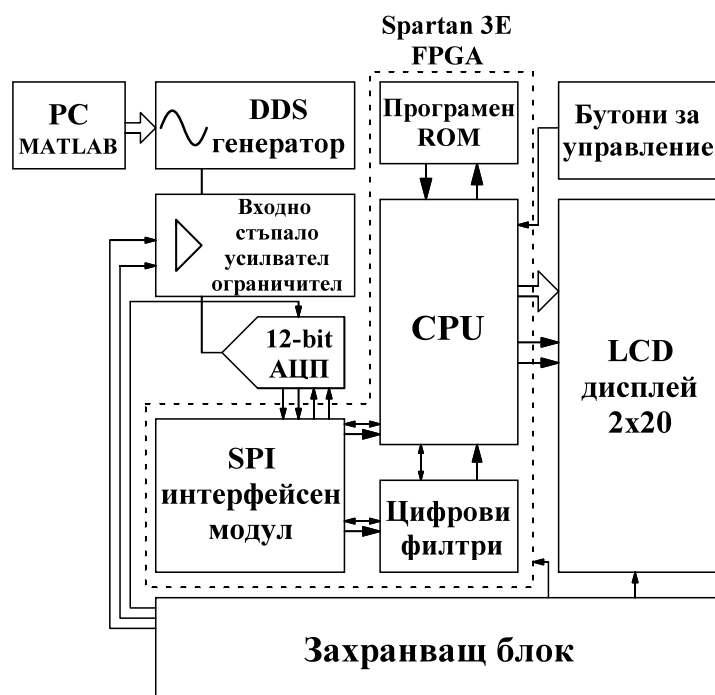
Корекция в амплитудата на мрежовото смущение се извършва преди прилагането на формулата за определяне на честотата на мрежовото смущение

$$B_i = \frac{B_i}{1 - k_A}. \quad (2.20)$$

2.4. Апаратна реализация на метода и имплементация в FPGA

2.4.1. Структурна схема на измервателя на отклонението на мрежовата честота

Структурната схема на системата за измерване на отклонението на мрежовата честота е представена на фиг. 2.19.



Фиг. 2.19. Структурна схема на системата за измерване на отклонението на мрежовата честота

Мрежовият сигнал постъпва на входа на усилвател ограничител, където се буферира и отмества по ниво до средата на работния обхват на използвания аналогово-цифров преобразувател (АЦП). След това сигнала постъпва на входа на 12 битовия аналогово-цифров преобразувател. Цифровата информация от АЦП се приема от FPGA матрицата по SPI интерфейс. Цялата последваща обработка на информацията се извършва от микропроцесорното ядро, имплементирано в FPGA. 12 битова RAM памет за временно съхранение на данните от АЦП също е имплементирана в FPGA матрицата. Данните за отклонението на мрежовата честота след обработката се представят на LCD дисплей. Изследваните сигнали се генерират с Direct Digital Synthesis (DDS) сигнал генератор PCGU1000 на фирмата Velleman. С помощта на управление от PC се синтезират сигнали с произволен спектър и амплитуда. Зададените стойности на честотата се сравняват с отчетените от системата и се изчислява грешката.

2.4.3. Синтез на хардуерен „двучков“ цифров филтър

За FPGA реализацията на метода за измерване на отклонението на мрежовата честота е използван „двучковият“ цифров филтър по уравнение (2.9). На уравнение (2.9) се прилага следната трансформация и опростяване:

$$y(n-1) = 0.5x(n) - 0.5x(n-2), \quad (2.21)$$

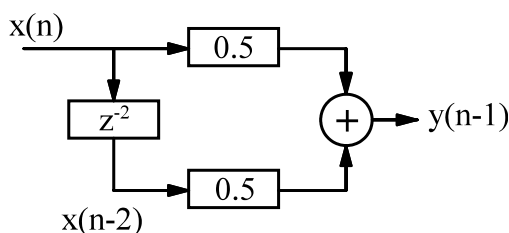
където:

$y(n)$ е текущия изходен отчет от филтъра;

$x(n-1)$ е предходния входен отчет;

$x(n+1)$ е следващия входен отчет.

На базата на тази форма на уравнението е построена директната форма на изчисление, представена на фиг. 2.23:



Фиг. 2.23. Директен изчислителен модел за синтез на хардуерен „двучков“ цифров филтър.

Звеното z^{-2} осигурява два такта закъснение. В хардуерната реализация това звено представлява преместващ регистър. Звената с означение 0.5 представляват умножители с коефициент на умножение 1/2.

2.4.4. Определяне на коефициента на предаване на „двучковия“ филтър

Определянето на коефициента K_F на предаване на „двучковия“ филтър се извършва чрез запомнените в паметта стойности на мрежовото смущение B_i . За целта уравнение (2.4), с използването на (2.9) е преработено до:

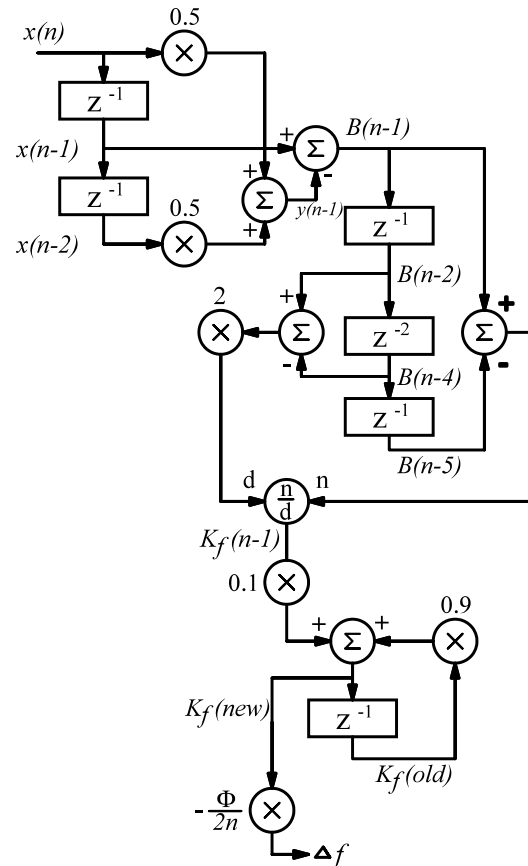
$$K_F = \frac{B_i - B_{i-4}}{2(B_{i-1} - B_{i-3})}. \quad (2.23)$$

За избягване на неравномерност в определения коефициент на предаване на филтъра, новата изчислена стойност $K_F(n)$ се въвежда с коефициент 1/10 като старата стойност определена от предишния отчет $K_F(n-1)_{i-1}$ се взема със стойност 9/10:

$$K_F(n) = K_F(n-1) \frac{9}{10} + K_F(n) \frac{1}{10}, \quad (2.24)$$

От уравнение (2.23) се вижда потенциалната опасност при много малки амплитуди на мрежовото смущение да се получи деление на нула. Затова се въвежда проверка по амплитуда и при амплитуда на смущението под минимално зададената не се извършва определяне на коефициента на предаване на филтъра. За определяне на коефициента на предаване на филтъра във FPGA матрицата е създаден модел за директно изчисление на

отклонението на честотата. В него звената осигуряващи закъснение са отбелязани със z^{-n} където n представя броя тактове закъснение. Присъстват и блокове, представляващи действията събиране, изваждане, умножение по коефициент и деление. Моделът за директно изчисление е представен на фиг. 2.24. На входа на системата постъпват отчетите от АЦП $x(n)$. Първата част реализира двуточковата филтрация по уравнение (2.9).



Фиг. 2.24. Директен изчислителен модел за определяне на коефициента на предаване на „двуточковия“ филтър.

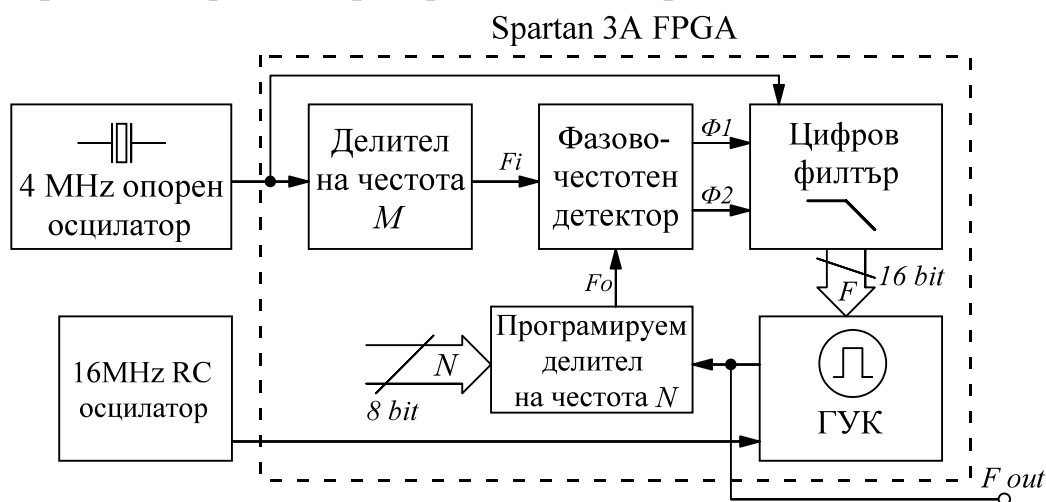
Поради характера на двуточковия филтър използващ един отчет във времето след настоящия момент, изходният резултат е с един такт закъснение т.е. в момента (n) на изхода се извежда стойността за $y(n-1)$. Затова и при следващата стъпка за отделяне на мрежовото смущение от сигнала се използва стойността за входния сигнал с един такт закъснение $x(n-1)$. Получената стойност за мрежовото смущение $B(i-1)$ постъпва в схемата за определяне на коефициента на предаване $K(f)=K_F$. След интегриране за изглаждане на възможни отскоци стойността се умножава по коефициент $-Q/2\pi$ и резултатът се извежда от схемата като стойност за отклонение на мрежовата честота от номиналната си стойност 50 Hz.

ГЛАВА 3. ИЗСЛЕДВАНЕ НА ЦИФРОВИ ФАЗОВИ СИНХРОНИЗАТОРИ

3.1. Теоретична постановка

Фазовите синхронизатори намират приложение за генериране на сигнали с произволни честоти от една единствена опорна честота. Стабилността на

генерираните честоти е равна на тази на опорния генератор. Това дава възможност за генериране на точни честоти с определена стъпка. Стандартните аналогови PLL системи имат съществени недостатъци като бавна синхронизация и висока цена на елементите в генератора управляван от напрежение и аналоговия филтър. По тази причина изцяло цифровия PLL се предпочита за някои приложения. При него генераторът управляван от напрежение се заменя от изцяло цифров генератор управляван от код. Аналоговият филтър се заменя от цифров филтър. Блоквата схема на цифров фазов синхронизатор е представена на фиг. 3.1.



Фиг. 3.1. Блоквата схема представяща цифровата реализация на фазов синхронизатор.

Опорната честота 4 MHz от кварцовия осцилатор се подава директно за деление на честотата с коефициент M . Честотата след делителя определя желаната стъпка на изменение на честотата и се подава на първия вход F_i на фазово-честотния детектор. Изходната честота от генератора управляван от код се подава на входа на програмируемия делител на честота N . Сигнала от изхода на делителя се подава на другия вход на фазово-честотния детектор F_0 . Фазово-честотният детектор генерира два сигнала определящи разликата на честотите и фазите на двата входни сигнала. Двата сигнала заедно с тактов сигнал се подават на входа на цифровия филтър - интегратор. Той генерира 16 битов код за управление на генератора управляван от код. Така структурираната система за обратна връзка се стреми да поддържа сигналите подадени на двата входа на фазовия синхронизатор F_0 и F_i еднакви по честота и фаза. По този начин изходната честота на генератора управляван от код е равна на честотната стъпка F_i умножена по коефициента N . Зависимостта на изходната честота от входната опорна честота и коефициентите на деление M и N се дава от уравнението:

$$F_{out} = F_0 \frac{N}{M}, \quad (3.1)$$

където:

F_{out} е стойността на генерираната изходна честота;

F_0 е честотата на опорния кварцов осцилатор;

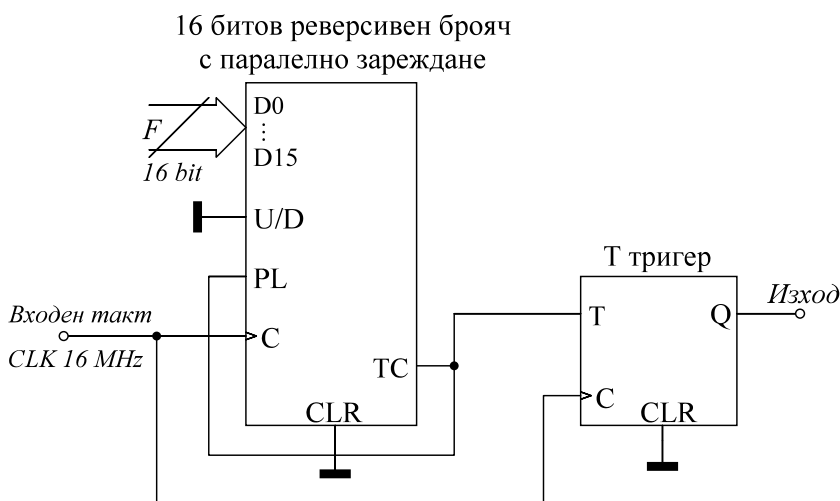
N е коефициента на деление на програмируемия делител на честота в обратната връзка;

M е коефициента на деление на делителя на честота след опорния кварцов генератор.

3.2. Експериментални изследвания

3.2.1. Избор на подходящ генератор управляван от код.

Първата изследвана версия на генератора управляван от код се състои от програмируем делител на честота. Неговата логическа схема е представена на фиг. 3.3. Програмируемият делител на честота е изграден с помощта на 16 битов реверсивен двоичен брояч с паралелно зареждане и един Т-тригер. Броячът е постоянно конфигуриран като изваждащ а сигнала TC е свързан към синхронния му вход за инициране на паралелно зареждане PL. Когато броячът достигне състояние 0 сигналът TC се установява във високо ниво и на следващия тактов импулс в брояча се зарежда стойността F подадена на паралелните му зареждащи входове. Сигналят TC също така се подава към входа за разрешение на Т-тригера Т. Така при всяко достигане на брояча до 0 и зареждане на стойността F , Т-тригерът променя изходното си състояние.



Фиг. 3.3. Логическа схема на първи вариант на генератора управляван от код.

Изходният сигнал на генератора управляван от код е с правоъгълна форма и коефициент на запълване 50%. Изходната му честота в зависимост от входната честота и кода F се определя по формулата:

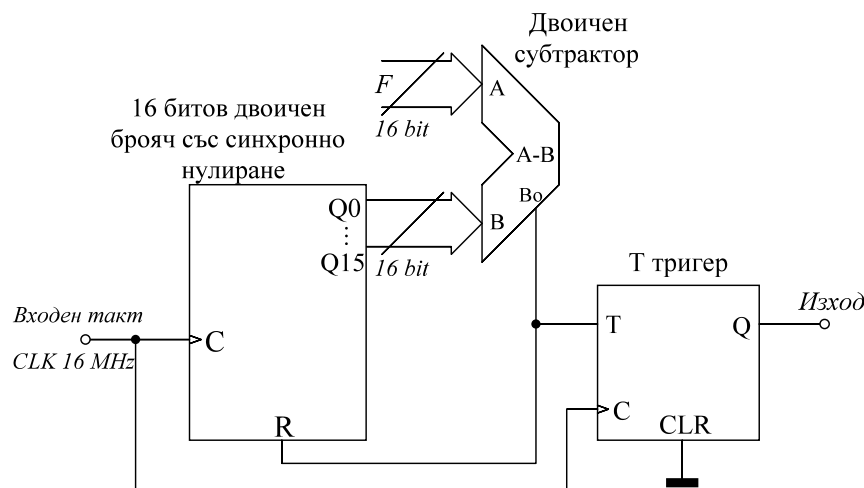
$$F_{out} = \frac{F_{in}}{2(1+F)}. \quad (3.2)$$

Диапазонът от изходни честоти при използване на 16 MHz входен сигнал е от 122 Hz до 8 MHz. Стъпката на изменение на периода е 250 ns.

Предложената схема има недостатъка, че при промяна на стойността F , подадена на паралелните входове, броячът ще зареди стойността едва след достигане на състояние 0. По този начин в най-лошия случай

времезакъснението между промяната на управляващия код F и промяната на изходната честота ще бъде равно на половин период на по-ниската честота.

Разработен е втори вариант на програмируем делител на честота. Структурната му схема е представена на Фиг.3.4. Той се състои от 16 битов двоичен брояч с вход за синхронно нулиране, 16 битов субтрактор и Т-тригер. 16 битовата управляваща стойност F се подава на вход А на субтрактора, а изходът от брояча се подава на вход В на субтрактора.



Фиг. 3.4. Логическа схема на втори вариант на генератора управляван от код.

Субтракторът извършва действието $A-B$ като извежда разликата и сигнал за заем B_0 . Изходният сигнал за разлика не се използва в тази реализация, а сигналът за заем е свързан към входа R за синхронно нулиране на двоичния брояч и разрешаващия вход T на Т-тригера. Двоичният брояч увеличава състоянието си с единица на всеки такт на тактовия сигнал. Щом неговата стойност стане по-голяма от стойността F , сигналът за заем става равен на 1 и броячът се нулира на следващия тактов импулс. Същевременно Т-тригерът сменя своето състояние. Изходната честота е дадена от уравнението:

$$F_{out} = \frac{F_{in}}{2(2+F)} \quad (3.3)$$

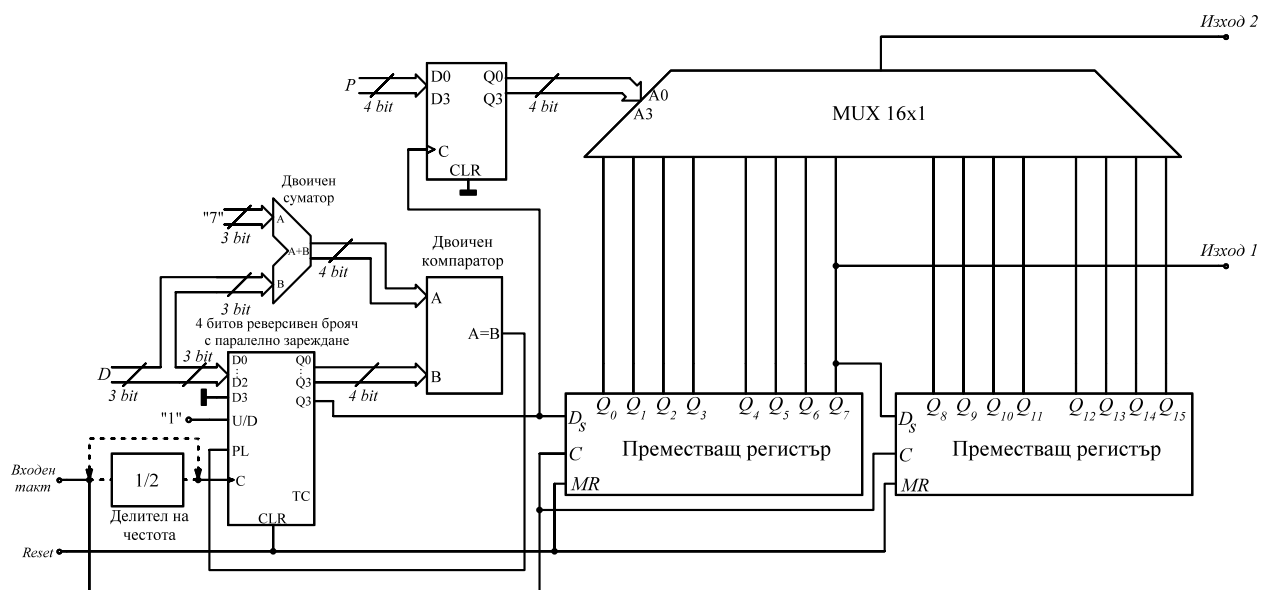
Изходният честотен диапазон е малко по-различен от 122 Hz до 4 MHz със същата стъпка на промяна на периода 250 ns. В най-лошия случай закъснението е в рамките на половин период на по-високата честота. Това намалява значително времето за реакция на генератора управляван от код и прави работата на цифровия PLL по-стабилна в широк диапазон от честоти.

3.2.2. Постановка за изследване на фазово-честотни детектори

Разработена е постановка, в която да се снеме тяхната фазово-времева характеристика. Необходимо е да се генерират два тестови импулсни сигнала с регулируема фазова разлика и коефициент на запълване.

За генерирането на двете импулсни последователности се използва формирова̀тел на право̀гълни импулси и 16 битов преместващ регистър – фиг 3.5. Формирова̀телят на импулси се състои от 4 битов двоичен брояч с

паралелно зареждане, двоичен суматор и двоичен компаратор. Неговата функция е да генерира правоъгълни импулси с управляем коефициент на запълване и изходна честота 8 пъти по-ниска от входната. Желаният коефициент на запълване се избира между 7 възможни стойности като се подава 3 битово двоично число D на входа за паралелно зареждане на брояча.



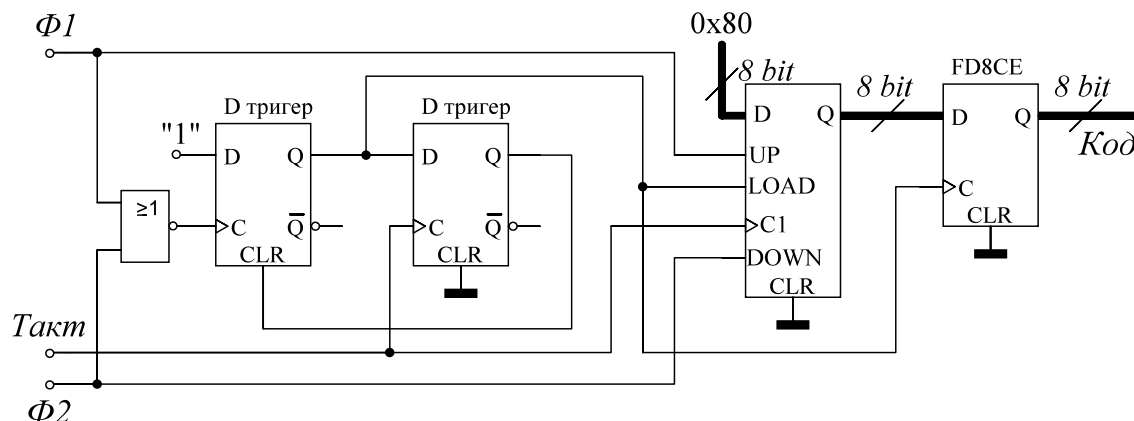
Фиг. 3.5. Логическа схема на тестовия генератор с регулируеми коефициент на запълване и фазова разлика.

Посредством двоичният суматор подаденото число се сумира с числото 7. 4 битовият резултат от сумирането се сравнява с изходното състояние на брояча посредством двоичния компаратор. При съвпадение на двете числа компараторът генерира логическа единица, която постъпва на входа за активиране на паралелното зареждане на брояча. При постъпването на следващия тактов импулс в брояча отново се зарежда подаденото число D . Импулси от изхода Q_3 на брояча, могат да имат коефициент на запълване 0, 12.5, 25, 37.5, 50, 62.5, 75 и 87.5 %. Така генерираният сигнал се подава на серийния вход на преместващия регистър. За получаване на по-фина стъпка по фаза тактовият сигнал към преместващия регистър е с два пъти по-висока честота от тактовия сигнал за брояча. По този начин сигналите между два съседни изхода на преместващия регистър са с фазова разлика 22.5 градуса. Целият 16 битов преместващ регистър покрива диапазон от 360 градуса, или ± 180 градуса спрямо изхода Q_7 .

Посредством мултиплексора 16 към 1 се избира един от изходите на преместващия регистър, от който да се вземе сигнала. Другият сигнал се взема от центъра на преместващия регистър.

Показаната схема може да се изпълни два пъти с обща входна тактова честота, като се използват и двата изходни сигнала от мултиплексорите. По този начин става възможно независимото задаване на коефициентите на запълване за двата изхода, както и два пъти увеличаване на фазовия диапазон. Така може да се постигне обхват по фаза ± 360 градуса, със стъпка 22.5 градуса.

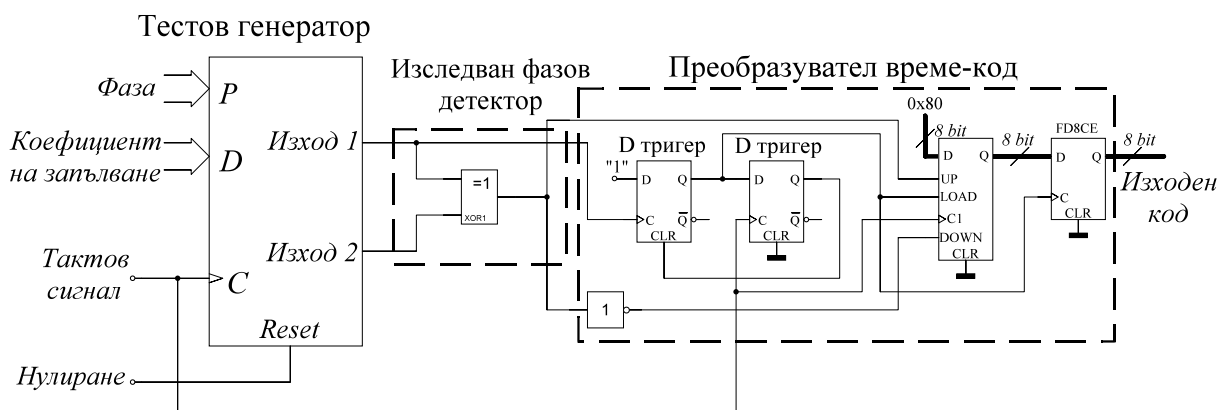
Приложена е схема, извършваща преобразуване време-код. При подаване на импулси с определена продължителност схемата генерира изходен цифров код пропорционален на фазовата разлика – фиг. 3.7.



Фиг. 3.7. Преобразувател време-код – логическа схема.

Схемата ползва два сигнала от фазовия детектор Φ_1 и Φ_2 . Импулсите постъпващи от Φ_1 се подават на разрешаващия сумирането вход на брояча и водят до увеличаване на стойността му, докато тези постъпващи от Φ_2 се подават на разрешаващия изваждането вход и водят до намаляване. След всеки цикъл на сигналите на Φ_1 или Φ_2 състоянието на брояча се запазва в паралелен регистър, а броячът се зарежда с числото n равно на половината от диапазона му. Двата D тригера в схемата осигуряват синхронизация на сигналите от изхода на изследвания фазов детектор. При спадане на нивото на Φ_1 или Φ_2 в първия D се зарежда логическа единица, която се използва за тактуване на изходния регистър и за активиране на входа за синхронно паралелно зареждане на брояча. След постъпване на следващият покачващ фронт на основния тактов сигнал, във втория D тригер се зарежда логическата единица, която нулира асинхронно първия тригер, с което системата се връща в изходното си състояние.

3.2.3. Изследване на фазови и фазово-честотни детектори

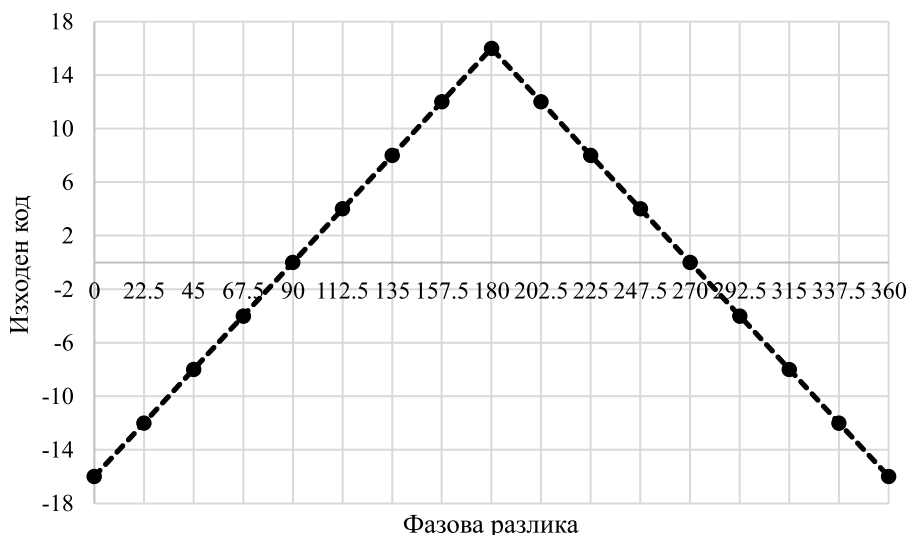


Фиг. 3.10. Логическа схема на постановката за изследване на фазов детектор с XOR елемент.

Опитната постановка за изследването на фазов детектор тип 1 с логически елемент XOR е представена на фиг. 3.10. Поради наличието само на един

изход при фазовия детектор с изключващо ИЛИ е модифицирана схемата на преобразувателя време-код. Сигналят от изхода на детектора се подава директно на входа за разрешение на броенето нагоре на брояча. Същият сигнал в инверсен вид се подава на входа за разрешение на броенето надолу. Сигналят за тактуване на схемата с два D тригера се получава директно от *Изход 1* на тестовия генератор.

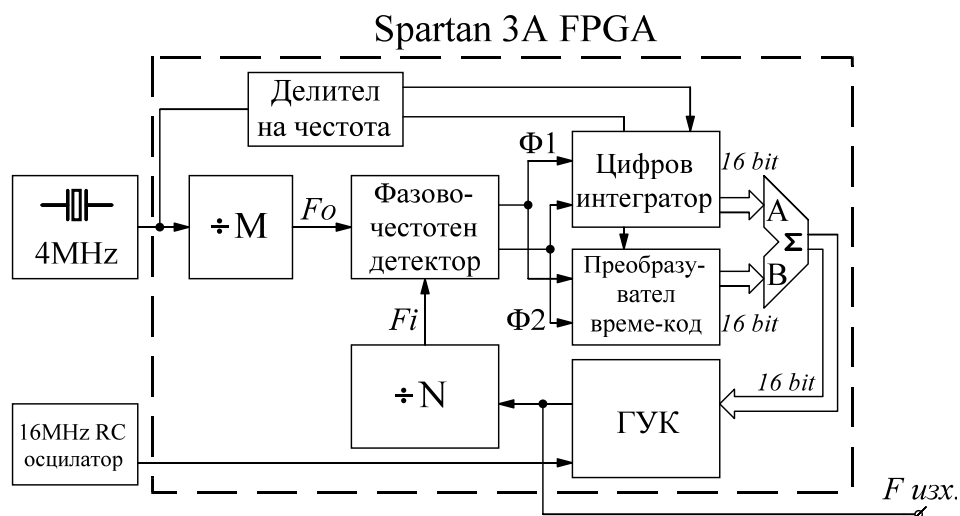
Резултатите от изследването на фазовия детектор са представени в графичен вид на фиг. 3.11.



Фиг. 3.11. Графично представяне на изследването на фазов детектор с XOR елемент.

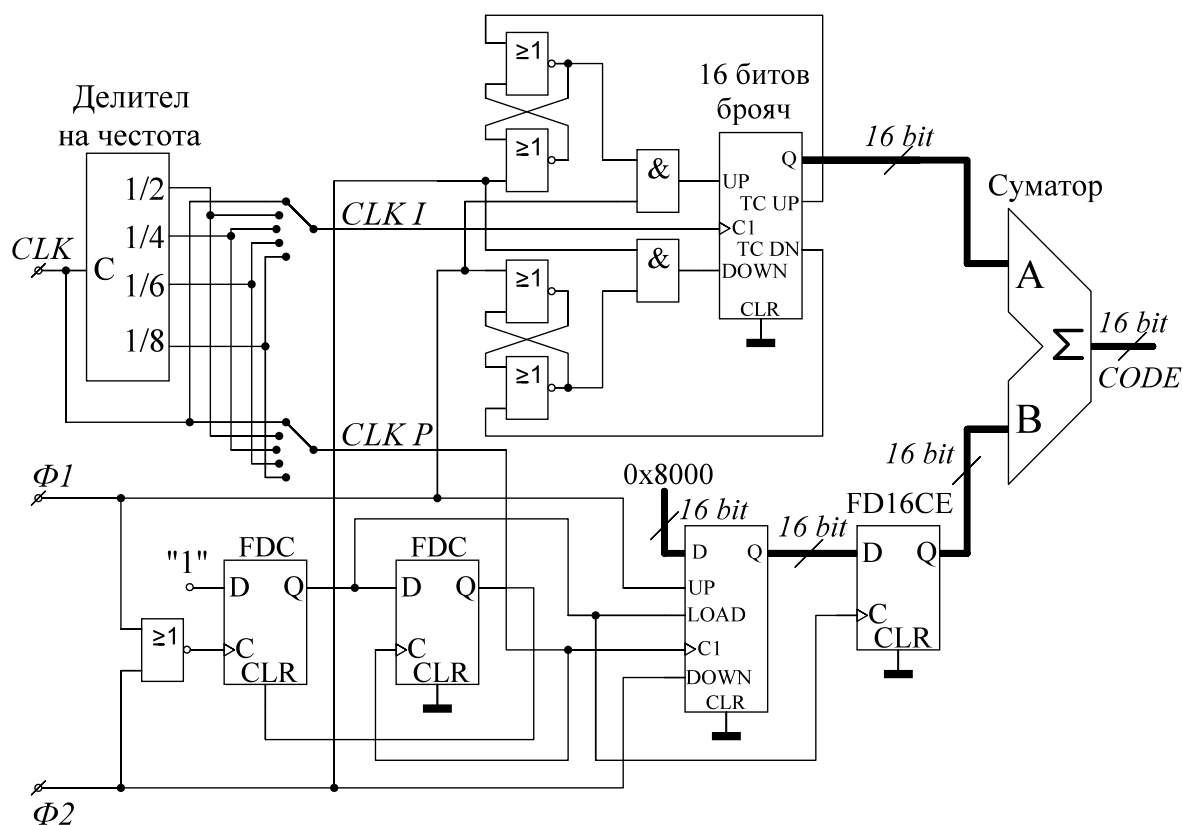
3.2.5. Синтез и изследване на различни архитектури на цифрови фазови синхронизатори

Освен тестването на отделните модули поотделно от особено голямо значение е и тестването на цялата система в режим на затворена обратна връзка. За по-прецизен контрол над стабилността на цифровия фазов синхронизатор е реализирано управление на ГУК по пропорционално-интегрален закон – фиг. 3.29.



Фиг. 3.29. Цифров фазов синхронизатор с пропорционално-интегрален закон за регулиране – блокова схема.

Чрез подходящ подбор на тактовите честоти и коефициентите на сумиране на пропорционалната и интегралната компонента може да се изследва поведението на системата при различни коефициенти на умножение на изходната честота. По този начин имитираме напълно работата на РС филтъра в изхода на честотно-фазовия детектор с интегрална и пропорционална компонента.



Тежестта на пропорционалната и интегралната компонента в крайни

20

ГЛАВА 4. СИСТЕМА ЗА БЕЗЖИЧНО СЛЕДЕНЕ НА ПАРАМЕТРИТЕ НА БАТЕРИЙНИ КЛЕТКИ

4.1. Теоретична постановка

В процеса на заряд и разряд най-често се следи напрежението на целия акумулатор, като се приема, че всички клетки са с близки параметри и едновременно достигат еднакви нива на заряд. В процеса на експлоатация и стареене се получават разлики в капацитета и вътрешното съпротивление на клетките. Това води до различни нива на заряд на някои клетки, като по този начин те работят в неоптимален режим и живота на целия акумулатор се съкращава. При следене на параметрите на всички клетки в реално време, режима на целия акумулатор може да се оптимизира. Различните дейности по обслужването на акумулаторната батерия могат да се провеждат в правилния момент, на базата на данните за отделните клетки. За целта трябва да се разработи устройство с ниска цена, ниска консумация, малки размери и Wi-Fi безжичен интерфейс за следене параметрите на всяка индивидуална клетка на акумулатора. Устройството събира данни за напрежението, температурата и тока през акумулатора. Информацията се изпраща за обработка в централизиран модул. Данните от всички клетки на акумулатора се използват за динамично определяне на параметрите на клетките и оптимизация на работния режим на акумулатора. През цялото време на експлоатация на батерията, параметрите на отделните клетки се събират, като основните параметри на клетките се изчисляват. По този начин може да се формира база от данни чрез която да се проследят както параметрите на отделните клетки, така и тенденцията за тяхната промяна във времето. Проблемните клетки могат да получат необходимото обслужване още преди настъпването на необратимо влошаване на параметрите им. Реализацията на устройството с достатъчно ниска собствена консумация в режим на покой и малки размери, дава възможност то да бъде вградено в стандартна акумулаторна батерия без да бъдат променяни нейните геометрични размери и параметри. За целта е необходимо устройството да идентифицира режима на работа на батерията – заряд, разряд или покой на базата на наличните измервани параметри. Чрез идентификацията на работния режим устройството се оптимизира от гледна точка на консумирана мощност за по-малък саморазряд на батерията по време на престой.

4.2. Постояннотоков преобразувател за захранване на системи за събиране и обработка на информация

Във всяка преносима система за събиране и обработка на информация, основна част е захранващия блок. Той генерира всички напрежения необходими за работата на системата от едно постоянно напрежение. В много случаи захранваните схеми са чувствителни към високочестотни смущения и пулсации в захранващите напрежения. Най-често използваните захранващи блокове са от типа ключови стабилизатори на напрежение. Те се предпочитат поради високата си ефективност и възможността да повишават

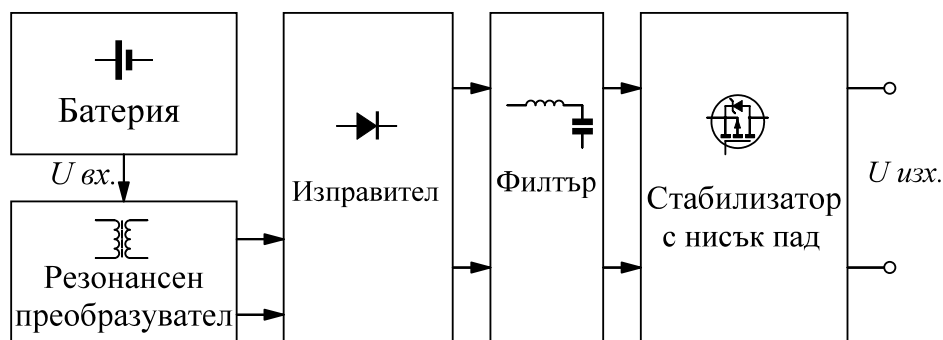
напрежението. Основния проблем на стандартните ключови стабилизатори е генерирането на широк спектър от смущения породени от превключването на транзисторите. Тези смущения водят до повишаване на нивото на шума в аналоговите входни стъпала. Филтрирането на смущенията е трудно, поради високочестотния им характер и лесното им разпространение по капацитивен път.

Тези проблеми могат да бъдат решени най-лесно с използване на резонансен преобразувател с превключване в нулата на напрежението. При него процесите се развиват със синусоидална форма и генерираните и излъчени смущения са значително по-малко и с по-ниски честоти. Изходното напрежение на преобразувателя се изправя и филтрира след което се подлага на стабилизация с линеен широколентов стабилизатор на напрежение. Използването на резонансен стабилизатор, заедно с линейния стабилизатор на напрежение значително намалява генерираните високочестотни смущения. Ефективността е по-ниска в сравнение със стандартен ключов стабилизатор, поради използването на линеен стабилизатор. Въпреки това, при тесен диапазон на изменение на входното напрежение е възможно преобразувателя да бъде оразмерен така, че ефективността му да е сравнима с тази на стандартен ключов стабилизатор.

В тази разработка са изследвани капацитивна и индуктивно-капацитивна филтрация след токоизправителя. Изследвано е нивото на високочестотния сигнал в изходното напрежение, ефективността на работа на преобразувателя и смущенията върху захранваните устройства. Резултатите са сравнени.

4.2.1. Структура на нискошумящия постояннотоков преобразувател на напрежение

Структурната схема на преобразувателя е представена на Фиг. 4.1.

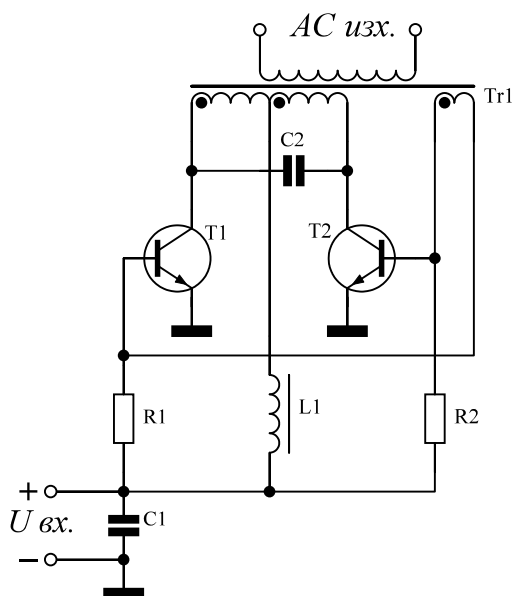


Фиг. 4.1. Постояннотоков преобразувател на напрежение – блокова схема.

Постоянното напрежение от батерията се подава на резонансния осцилатор с трансформатор за товар. Високочестотното вторично напрежение се изправя с помощта на мостов изправител изпълнен с бързи диоди. Полученото напрежение се изглажда с капацитивен, или индуктивно-капацитивен филтър. Полученото напрежение се стабилизира със стабилизатор с нисък пад на напрежение който премахва остатъчните пулсации с висока честота.

4.2.2. Структура на резонансния преобразувател с превключване в нулата на напрежението

Повишаването на напрежението и галваничното разделяне се осъществява от самоосцилиращ резонансен преобразувател с превключване в нулата на напрежението. Схемата е двутактна и е известна като резонансен осцилатор на Ройер. Осцилатора се състои от трансформатор с една първична намотка със среден извод, резонансен кондензатор, два транзистора и намотка за обратна връзка. Превключването на транзисторите се осъществява при напрежение колектор-емитер близко до 0 волта. Това осигурява много малки загуби при превключване, както и генериране на малко високочестотни компоненти. Изходното напрежение е с близка до синусоидалната форма. Входното постоянно напрежение се подава към средната точка на първичната намотка през индуктивност. Тя играе ролята на източник на постоянен ток за работната честота на преобразувателя. Преобразувателя използва биполарни транзистори за ключови елементи. Схемата му е представена на Фиг. 1.6.



Фиг. 1.6. Самоосцилиращ резонансен преобразувател на напрежение.

Честотата на осцилациите зависи от резонансната честота на паралелния трептящ кръг формиран от индуктивността на първичната намотка на трансформатора Tr1 и капацитета на кондензатора C2 – уравнение (4.1).

$$F_{osc} = \frac{1}{2\pi\sqrt{L_{Tr1}C_2}} \quad (4.1)$$

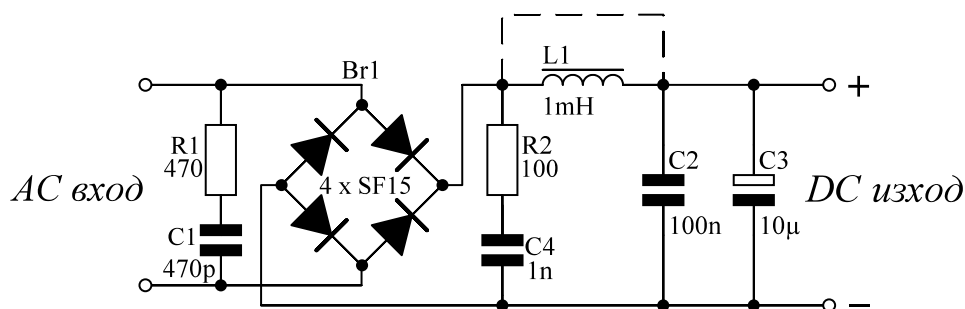
Ако вторичната намотка има реактивен товар, той се привежда към първичната намотка и се добавя към първичния капацитет или индуктивност за точно изчисление на резонансната честота.

Индуктивността на първичната намотка определя стойността на циркулиращия ток в трептящия кръг. Циркулиращия ток е обратно пропорционален на първичната индуктивност и поражда загуби в

постояннотоковото съпротивление на първичната намотка. Следователно стойността на циркулиращия първичен ток е право пропорционална на загубите в преобразувателя на празен ход. По тази причина, първичната индуктивност се изчислява така, че за избраната работна честота загубите на празен ход да не превишават предварително зададените. Индуктивността на L1 се избира да бъде поне 4 пъти по-висока от индуктивността на първичната намотка. Това се прави за да бъде L1 достатъчно добър източник на постоянен ток за работната честота на преобразувателя.

4.2.3. Структура на изправителя и филтъра

Вторичното напрежение от преобразувателя се изправя с мостов изправител с бързи диоди. Работната честота на преобразувателя е избрана да бъде 45 kHz с цел постигане на сравнително малки габаритни размери на трансформатора, ниски загуби от превключване както и ниски загуби във феритната сърцевина на трансформатора. Филтрацията на изправеното напрежение се извършва по два алтернативни метода - с капацитивна или с индуктивно-капацитивна филтрация. Недостатъците на капацитивната филтрация са нисък фактор на мощността – ъгъл на отпушване на диодите около 180 градуса и високи амплитудни стойности на тока предизвикващи повече височестотни смущения и топлинни загуби. Индуктивно-капацитивната филтрация има значително по-висок фактор на мощността – близо 360 градуса ъгъл на отпушване на диодите. Това води и до много по-малки амплитудни стойности на тока през диодите. Недостатък е необходимостта от около 1.3 пъти по-високо вторично напрежение за получаване на същото изходно филтрирано напрежение. Схемата на изправителя с двете различни разновидности на филтрацията е представена на Фиг. 4.4.



Фиг. 4.4. Мостов изправител на напрежение и филтрираща група – принципна схема.

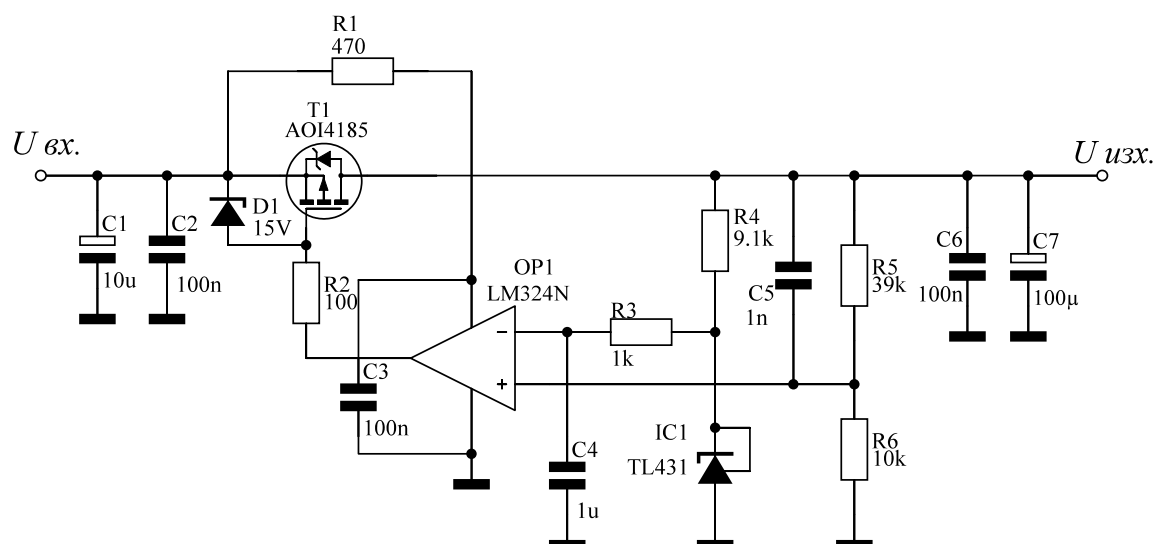
Последователната RC група R1 C1 потиска разтрептяването на вторичната намотка на трансформатора след запущване на диодите от изправителя. Веригата R2 C4 потиска разтрептяването на L1 след запущване на диодите.

При използване на индуктивно-капацитивна филтрация изходния ток на преобразувателя има трапецовидна форма поради което факторът на мощността е по-малък от 1. В случай, че товарния ток е относително постоянен във времето, стойностите на C4 и L1 може да бъдат подбрани така, че изходния ток на преобразувателя да бъде близък до синусоидален. Тогава

фактора на мощността ще бъде най-близък до 1 и същевременно излъчените смущения ще бъдат най-малки.

4.2.4. Структура на широколентовия линеен стабилизатор на напрежение с нисък пад

Широколентовия стабилизатор на напрежение с нисък пад използва Р канален MOSFET транзистор в схема общ сорс и операционен усилвател като усилвател на грешката. Принципната схема на стабилизатора е представена на фиг. 4.5. Използването на Р MOS транзистор в схема общ сорс дава на стабилизатора изключително нисък минимален пад на напрежение – около 20 милivolта при 1 ампер товарен ток. Използването на операционен усилвател за усилвател на грешката дава на схемата висок коефициент на стабилизация и ниско изходно съпротивление – около 100 mΩ. LM324N е избран поради ниската си цена и широкия допустим диапазон от захранващи напрежения от 3 до 32 волта. Също така поради широкия динамичен диапазон на изходното и входните синфазни напрежения.



Фиг. 4.5. Линеен стабилизатор на напрежение с нисък пад – принципна схема.

Захранващото напрежение за операционния усилвател се взема от входа на стабилизатора като се филтрира с R1 и C3. Опорното напрежение се изработва от шунтов стабилизатор с TL431 захранен от изхода на стабилизатора. Този подход увеличава коефициента на потискане на пулсациите на входното напрежение значително. Обратната връзка се изработва от резистивен делител съставен от R5 и R6. Кондензаторът C5 компенсира делителя за високи честоти и подобрява стабилността на стабилизатора. Стойността на изходното напрежение се получава по уравнение (4.2).

$$V_{out} = U_{ref} \frac{R5 + R6}{R6} \quad (4.2)$$

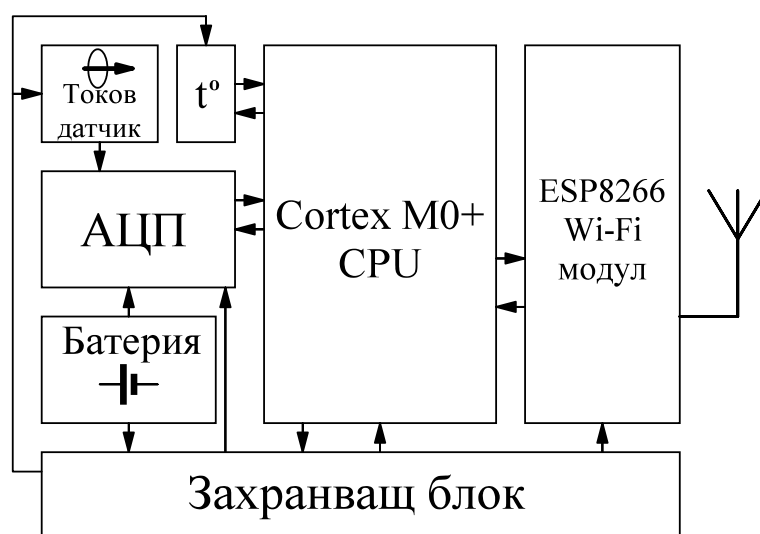
Регулиращият транзистор в схема общ сорс работи в режим на регулируем източник на ток. Дефазирането между входния и изходния

сигнал с комплексния товар свързан в дрейна е функция на три полюса и една нула. Кондензаторите С6 и С7 увеличават стабилността на схемата. За постигане на висока стабилност и достатъчно голям запас по фаза при използване на керамични кондензатори се налага последователно на С6 да бъде включено съпротивление със стойност $0.5 - 1 \Omega$. Това не е необходимо в случай, че се използват танталови кондензатори които имат достатъчно високо вътрешно съпротивление за осигуряване на стабилността.

4.4. Безжична система за следене на напрежението на клетките на акумулаторни батерии

4.4.1. Структура на безжичната система за следене на напрежението

Структурната схема на системата е представена на Фиг. 4.14. Представен е захранващият модул, който изработва необходимите захранващи напрежения от напрежението на клетката. Представен е микроконтролерът Cortex M0+, който осъществява цялото измерване и управление на комуникацията чрез Wi-Fi модула ESP8266. Към системата е включен температурен сензор с цифров интерфейс и безконтактен токов сензор. Микроконтролерът извършва цялото управление и обработка на резултатите от измерването за елиминиране на грешката внесена от смущения.



Фиг. 4.14. Безжична система за следене на напрежението – блокова схема.

Важно е постигането на ниска консумация на устройството за осигуряване на минимален саморазряд на акумулатора при продължителен престой. Предвиден е алгоритъм за промяна на честотата на измерванията в зависимост от режима на работа на акумулатора.

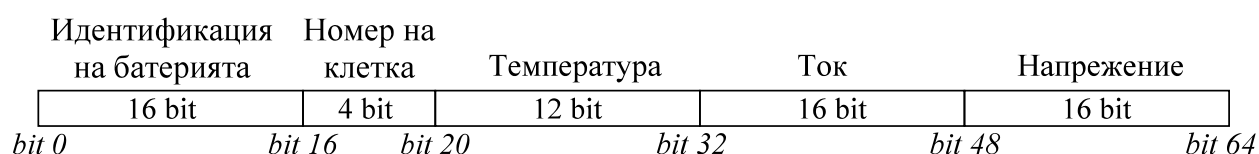
4.4.2. Структура на захранващия модул

Захранващият модул осигурява номинални захранващи напрежения за микроконтролера и Wi-Fi модула при широк диапазон от входни напрежения - от 0.9 до 3 волта. Собствената консумация на захранващия блок е ниска. Това осигурява минимална собствена консумация на устройството.

Предвидена е защита от появата на високи напрежения с обратна полярност в случай на прекъсване на клетка от акумулатора като същевременно е запазена високата ефективност на захранващия модул.

4.4.3. Протокол за обмен на данни

Предаването на информацията е организирано в пакети по 64 бита – Фиг. 4.16. Всеки пакет започва с 16 битов код за идентификация на акумулатора, един и същи за всички клетки. Следващите 4 бита са номер на клетката. Съобщението завършва с 12 битова стойност за температурата, 16 битова стойност за тока и 16 битова стойност за напрежението. Ток се измерва само от един от модулите монтиран по избор на първата или последната клетка на акумулатора. Стойността за ток на останалите модули се замества с 0x0000.



Фиг. 4.16. Пакет информация изпращан от безжичната система за мониторинг.

При дълбок разряд или повреда на дадена клетка е възможно спадане на напрежението под минимално допустимото и изключване на нейния модул. Липсата на комуникация с дадена клетка се приема от управляващия модул като сигнал за повреда в акумулаторната батерия.

4.4.4. Филтриране на смущенията

В процеса на експлоатация на акумулаторите се генерират електромагнитни смущения. Тези смущения могат да се разпространяват както по безжичен път, така и като пулсации в напрежението на клетките. При измерване на постоянно напрежение се прилага осредняване на няколко измервания за намаляване на смущенията. При необходимост от по-малко закъснение на данните е възможно прилагането на по-сложни алгоритми за цифрова филтрация. Възможен вариант е пълзящо осредняване.

4.4.6. Централизиран модул

Комуникацията и управлението на всички клетки се осъществява от централизирания модул. Той извършва събиране и обработка на информацията. На базата на събраната информация се изчисляват параметрите като вътрешно съпротивление, капацитет и степен на заряд. Модулът се състои от микропроцесорна система за управление и Wi-Fi комуникация. След обработка, данните се използват за управление и оптимизиране на процесите на заряд и разряд.

4.4.7. Математически изчисления

Централизирания модул събира данните за напрежение, ток и температура на базата на които изчислява няколко различни параметъра:

- *Капацитет на клетката;*

За измерване на пълен капацитет при разряд е достатъчно да се интегрира стойността на тока през акумулатора във времето до достигане на минималното допустимо разрядно напрежение на клетка. За оловни акумулатори капацитетът зависи от разрядния ток и се въвежда корекция по закона на Пюкерт – уравнение (4.3).

$$It = C \left(\frac{C}{IH} \right)^{k-1} \quad (4.3)$$

Където:

It е капацитета за моментния разряден ток I ;

C е капацитета за време на разряд H в часове;

k е константа на Пюкерт за съответния акумулатор.

Проблем на този метод е необходимостта акумулаторът да бъде разреден изцяло. Обикновено оловните акумулатори се зареждат преди пълното им разреждане което намалява точността на метода.

Предложен е алтернативен метод при който на базата на стандартните разрядни криви на акумулатора се определя степента на заряд и капацитетът на клетката. По напрежението на клетката се прави оценка на степента на заряд на базата на разрядните криви на конкретния акумулатор. При това се прави компенсация на вътрешното съпротивление на клетката според разрядния ток. Според скоростта на промяна на степента на заряд в зависимост от разрядния ток се определя капацитета на клетката.

Степента на заряд на акумулаторната батерия се определя по разрядните криви в началото на периода на измерване и в неговия край. По време на измерването тока през акумулатора се интегрира. Капацитета на клетката се изчислява по уравнение (4.4).

$$C = \frac{\left(\int_{t=0}^{t=n} I \cdot dt \right) \cdot 100}{SoC_{t=0} - SoC_{t=n}} \quad (4.4)$$

Където:

$t=0$ е началото на интервала на измерване;

$t=n$ е края на интервала на измерване;

$SoC_{t=0}$ е степента на заряд на батерията в началото на измерването;

$SoC_{t=n}$ е степента на заряд на батерията в края на измерването;

C е определената стойност на капацитета на батерията.

За оловни акумулатори изчислената стойност за C се коригира по закона на Пюкерт - уравнение (4.3) за да се получи стойността на капацитета за стандартен 20 часов разряд.

В литературата се срещат устройства за определяне степента на заряд посредством интегриране на тока през акумулатора във времето. Те се

наричат кулонови броячи. Тези устройства дават относително точни резултати за някои типове акумулатори, докато при други грешката е по-голяма. Посредством корекцията по закона на Пюкерт този метод е приложим и при оловни акумулатори. Комбинацията между кулоновия брояч и оценката за степен на заряд по разрядните криви дава възможност за увеличаване на точността на измерването.

Всички описани методи служат за ориентировъчна оценка на капацитета на клетките и не могат да дадат точни стойности както при разряд с константен ток.

- Вътрешно съпротивление на клетката;

Във всеки момент от време е известен разрядния ток и напрежението на клетката. При всяка бърза промяна на разрядния ток се следи изменението на напрежението на клетката и се изчислява статичното вътрешно съпротивление по уравнение (4.5).

$$R_i = \frac{\Delta U}{\Delta I} \quad (4.5)$$

Където R_i е статичното вътрешно съпротивление на съответната клетка.

При всяко изменение на разрядния ток се изчислява вътрешното съпротивление на всяка клетка. Широкия диапазон на естествено изменение на разрядния ток дава възможност да се построи товарна крива на акумулатора. На нейна база се изчислява вътрешното съпротивление като функция на разрядния ток.

- Оценка на оставащ експлоатационен ресурс;

На базата на всички данни получени чрез изчисленията по-горе се прави оценка на състоянието на акумулатора и оставащия експлоатационен ресурс. Данните служат и като информация при обслужване на акумулаторните батерии. Лесно се вижда кои клетки се нуждаят от по-специфично обслужване. Повишаването на вътрешното съпротивление на дадена клетка или по-голямото изменение на капацитета ѝ служат като показател за състоянието ѝ. При акумулатори с достъпни изводи между клетките е възможно прилагането на специфични тренировъчни процедури на съответните клетки за увеличаване на живота на целия акумулатор.

- Осъществяване на „изравнителни цикли“.

При поява на по-големи разлики в капацитета на клетките както и в степента им на заряд при обслужваемите оловни акумулатори се провежда т.нар. „изравнителен цикъл“. При него по време на зареждане се извършва повишаване на поддържаното напрежение на акумулатора до изравняване на степента на заряд (напрежението) върху всички клетки. С помощта на системата за следене се определя оптималния момент в който да се извърши изравнителния цикъл както и оптималната продължителност на цикъла.

ПРИНОСИ НА ДИСЕРТАЦИОННИЯ ТРУД

А. Научно-приложни:

1. Изследвана е цифрова процедура за измерване на честота на мрежови смущения чрез определяне коефициента на предаване на осредняващ филтър с крайна импулсна характеристика, прилаган върху смущенията. Установено е оптималното съотношение между честотата на дискретизация и предавателната характеристика на осредняващия филтър.

2. Създадена е тестова методиката за прилагане на процедурата за измерване на честота на мрежови смущения, която е реализирана и експериментирана в средата на MatLab, като са реализирани функции за екстракция на мрежовото смущение, потискане на втори и трети хармоник. Алгоритъмът е имплементиран в FPGA матрица при честота на дискретизация 200 Hz и приложение на „двучков” филтър за мрежови смущения с честота 50 Hz.

3. Изследвани са методите и схемните решения за реализиране на цифрови фазови синхронизатори за импулсни сигнали. Предложено е усъвършенствано схемно решение с подобрени параметри. Анализирана е стабилността на синхронизатора, като е постигнато оптимално съотношение между стабилността и времето за синхронизиране в широка честотна област чрез прилагането на интегрално-пропорционален цифров филтър.

4. Реализирано е електронно мобилно устройство с безжичен интерфейс за следене на електрическите параметри и температурата на отделните клетки от акумулаторна батерия. Разработени са алгоритми за изчисление на допълнителни параметри на акумулаторната батерия, базирани на измерените електрически параметри и температурата както и за разпознаване на работния режим на акумулатора. Разработен е протокол за комуникация между мобилното устройство и централизирания модул.

В. Приложни:

5. Разработени са апаратни средства и тестова процедура за изследване на параметрите на блоковете и на системата на цифровия фазов синхронизатор като цяло. На базата на проведените изследвания е извършена оптимизация на отделните блокове. Оптимизирано е вграждането на цифровия фазов синхронизатор в FPGA програмируема матрица.

6. Разработен е постоянен ток преобразувател на напрежение оптимизиран за минимално излъчване на високочестотни смущения и повишена ефективност. Изследвана е схема на резонансен преобразувател на Ройер за повишаване на напрежението. Разработен е и е изследван токоизправител с подобрен фактор на мощността и индуктивно-капацитивна филтрация на изходното напрежение за по-ефективно използване на резонансния преобразувател и намалено генериране на смущения в изходното напрежение. Предложена е и е изследвана схема на линеен стабилизатор с нисък пад на напрежение и широка честотна лента.

СПИСЪК НА ПУБЛИКАЦИИТЕ ПО ДИСЕРТАЦИОННИЯ ТРУД

[1] Badarov, D., G. Mihov (2015). Mains Frequency Deviation Measurement by Using Elements of the Subtraction Procedure Based on Xilinx FPGA. Annual Journal of Electronics 2015, Vol. 9, pp. 112-115, ISSN 1314-0078, 2015.

[2] Badarov, D., G. Mihov (2016). Development and Implementation of Digital Phase Locked Loop on Xilinx FPGA. Proceedings of XXV International Scientific Conference ET'2016, Sozopol, September 12-14, pp. 80-83, ISBN 978-1-5090-2882-5, 2016.

[3] Badarov, D., R. Ivanov, G. Mihov (2016). Low Noise Power Supply for Precision Analog-to-Digital Converters in Battery Monitoring Systems. Proceedings of XXV International Scientific Conference ET'2016, Sozopol, September 12-14, pp. 36-39, ISBN 978-1-5090-2882-5, 2016.

[4] Badarov, D. (2017). Teaching methodology for signature analysis and cyclic redundancy check. Electrotechnica & Electronica E+E, No 11-12/2017, Vol. 52, pp. 6-9, ISSN: 0861-4717, 2017.

[5] Badarov, D., G. Mihov, R. Ivanov (2017). Wireless System for Battery Cell Voltage Monitoring. 52nd International Scientific Conference on Information, Communication and Energy Systems and Technologies ICEST 2017, Niš, Serbia, June 28-30, pp. 447-450. ISSN: 2603-3259, 2017.

[6] Badarov, D., G. Mihov (2018). Teaching Methods for Digital Phase Locked Loop. 53rd International Scientific Conference on Information, Communication and Energy Systems and Technologies ICEST 2018, Sozopol, June 28-30, pp. 355-358, ISSN: 2603-3259, 2018.

SUMMARY

Research, analysis and improvement of programmable mobile devices with wireless interface for data acquisition and processing

Dimiter Badarov

The programmable mobile devices with wireless interface for data acquisition find increasingly wide application nowadays. The problems with their energy consumption and noise suppression are becoming more actual in standalone applications in the noisy environment. There are different methods available for accuracy improvement and power consumption reduction. Some of the methods are using hardware modifications while others are just using software algorithms for optimization.

The aim of our work is to develop different hardware and software methods for accuracy improvement and power consumption reduction of a programmable mobile devices with wireless interface.

The first important algorithm to be examined is the power-line interference subtraction. The algorithm is very effective when the exact frequency of the power-line voltage is known. Algorithm for power-line frequency deviation measurement using the transfer characteristic of a digital FIR filter is developed and tested. The error is examined with different harmonic content of the interference voltage and using different FIR filters. The optimal relation between the frequency of the interference and the sampling frequency of the system is found for each FIR filter. Different digital filters are developed for error reduction due to harmonic content of the signal and their efficiency is examined.

The second important problem of the mobile devices is the generation of the needed clock signals. The most widely used method is the phase locked loop. The reliability, the power consumption and the price of the standard analog PLL systems are the main limiting factors for their application in the mobile devices. A completely digital PLL system is developed and tested. A test setup is proposed for testing of phase detectors. Based on the testing the different available phase detectors are compared and new advanced circuits are proposed. Different control algorithms for digital phase locked loops are tested. A control algorithm using proportional-integral regulation is proposed and the optimal proportional and integral coefficients and constants are found for the best stability of the system.

A system with wireless interface for measurement of the voltage, the current and the temperature of individual cells of a rechargeable battery is developed. A power supply with low electromagnetic interference radiation is developed for powering of precise measurement setups. Algorithms for power reduction of the device are developed in order to reduce the self discharge of the battery. Mathematical algorithms and methods are proposed to calculate different important parameters of the battery based on the measured values during the normal battery use.

All of the developed algorithms and circuits are implemented and tested on Field Programmable Gate Array integrated circuit by Xilinx.