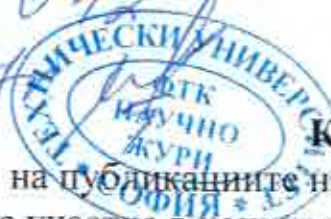




ОТК УБ-112042
14.06.2018



Кратки резюмета

на публикациите на гл.ас. д-р Тихомир Сашев Брусев за участие в конкурс за „доцент” по научно направление 5.3 Комуникационна и компютърна техника, специалност „Технология на електронното производство“

I. Монография

I. Брусев Т. „Проектиране на токозахранващи схеми за LTE безжични комуникационни приложения с Cadence”, Издателство и печат ТУ-София, София, 2017, ISBN 978-619-167-279-0.

Публикации по “Проектиране на токозахранващи схеми за LTE безжични комуникационни приложения с Cadence”, равностойни на монографичен труд и неповтарящи трудовете за придобиване на ОНС “доктор” (9 публикации, от които 3 самостоятелни)

Основните приноси в монографичния труд могат да се обобщят по следния начин:

Разгледани и анализирани са различни видове схемни решения на токозахранващи схеми, подходящи за LTE приложения. Представени са принципите на действие на линейните регулатори, понижаващите ключови преобразуватели на ППН и резонансните понижаващи преобразуватели на ППН с превключване при нулево напрежение. Изтъкнати са предимствата и недостатъците им, от гледна точка на тяхното бързодействие и к.п.д [A2, A3, A4, A7, A9].

Представени са блоковите схеми на паралелните и последователните хибридни захранващи схеми. Разгледан е техния принцип на действие. Посочени са преимуществата на паралелната спрямо последователната хибридна захранваща схема [A2, A3].

Разгледан е принципът на действие на двуфазните ключови преобразувателите на ППН. Изтъкнато е по-голямото бързодействие на двуфазните преобразуватели на ППН спрямо еднофазните, което е предимството при LTE приложенията [A2, A5].

Проектирана е система на понижаващ ключов преобразувател на ППН управляван с ШИМ, с помощта на Cadence на AMS CMOS 0.35 μm технология. Изследвани са загубите на мощност в мощното стъпало на системата, във функция от честота на превключване f_s и амплитудата на променливата съставка на тока протичащ през филтриращата бобина Δi_L . От направените изследвания се вижда, че загубите на мощност в MOS транзисторите на мощното стъпало на преобразувателя доминират, като нарастват с нарастването на f_s и Δi_L [A2, A8].

Изследвани и анализирани са загубите на мощност в MOS транзисторите на мощното стъпало и к.п.д. на резонансния понижаващ преобразувател на ППН с превключване при нулево напрежение. Показан е положителния ефект от превключването при нулево напрежение на основния ключ върху к.п.д. на преобразувателя [A7, A9].

Изследвано е бързодействието на понижаващия ключов преобразувател на ППН управляван с ШИМ [A1]. Анализирани са негативният ефект на високата честота на превключване f_s , необходима при това управление за покриване на постоянно растящата честотна лента на LTE сигнала, върху загубите на мощност [A3, A4].

Проектирана е система на понижаващ ключов преобразувател на ППН с хистерезисно управление, при който честотната лента на преобразувателя може да се увеличи до f_s . Направените

анализи и изследвания показват, че хистерезисното управление на ключовите преобразуватели е подходящо от управлението с ШИМ за LTE приложения [A3, A5, A6].

Изследвана е хибридна захранваща схема, съставена от паралелно свързани линеен усилвател и еднофазен ключов преобразувател на ППН. Максимална изходна мощност на схемата достига до 1.5 W, а максималният му възможен к.п.д. е равен на 79.8 %. Направените изследвания показват приложимостта на паралелната хибридна захранваща схема за LTE приложения [A4].

Проектирана е система на двуфазен понижаващ ключов преобразувател на ППН. Изследванията показват по-голямото бързодействие на двуфазните преобразуватели в сравнение с еднофазните, което ги прави подходящи за LTE приложения [A2, A5]. Анализирано е положителното влияние на схемите с превключване при нулево напрежение върху коефициента на полезно действие на преобразувателите на ППН [A7, A9].

Изследванията са извършени на една конкретна технология. Получените резултати и направените анализи могат да се използват успешно за подобни схеми и на други технологии.

Направено е топологично проектиране на система на понижаващ ключов преобразувател на ППН с хистерезисно управление, със Cadence на AMS CMOS 4-метална 0.35 μm технология [A6]. След редица симулационни проверки е доказана работоспособността на системата на понижаващия ключов преобразувател на ППН с хистерезисно управление след топологичното ѝ проектиране [A6]. Направените изследвания показват негативния ефект на паразитните капацитети, получени от припокриване на металните слоеве при проектиране на топологията на схемата, върху нейния к.п.д. [A6].

II. Публикации "Проектиране, изследване и моделиране на понижаващ преобразувател на постоянно в постоянно напрежение (ППН)" с Cadence, OrCAD PSpice и MATLAB Simulink, извън рамностойните на монографичен труд и неповтарящи трудовете за придобиване на ОПС "доктор" (13 публикации, от които 3 самостоятелни):

Направени са изследвания на зависимостта на загубите на мощност възникващи в филтриращата бобина, която участва в нискочестотния филтър на понижаващия преобразувател на постоянно в постоянно напрежение (ППН), във функция от честота на превключване f_s и амплитудата на променливата съставка на тока протичащ през нея Δi_L . Те са получени за ингрелен понижаващ преобразувател на ППН проектиран на CMOS 0.35 μm технология [A10]. Резултати показват, че с увеличаването на f_s загубите на мощност във филтриращата бобина намаляват. С увеличаването на Δi_L намаляват изискванията за големината на филтриращата бобина за определена фиксирана стойност на f_s . Това води до намаляване на паразитния импеданс на бобината и пропорционалните на него загуби на мощност. Направено е сравнение между загубите на мощност възникващи съответно при използването на стандартна интегрална и дискретна външна бобина. Пониският Q фактор на монолитните интегрални бобини значително увеличава загубите в тях в сравнение с тези възникващи при дискретните бобини, което води до намаляване на к.п.д. на преобразувателя [A10].

В [A11] е представена система на понижаващ преобразувател на ППН, проектирана на CMOS 0.35 μm технология, управлявана с широчинно-импулсна модулация (ШИМ) и време-импулсна модулация. Направени са изследвания на к.п.д. на преобразувателя на напрежение и загубите на мощност възникващи в него във функция от основните параметри на схемата. Представени са резултати от ресимулации на системата след топологичното ѝ проектиране, които показват добро припокриване на резултати получени от симулациите на схемно ниво. Проектираната система на понижаващия преобразувател на ППН осигурява една постоянна стойност на изходното си напрежение във функция от времето. В [A12] е анализирано и изследвано влиянието на паразитния паралелен капацитет на интегралната бобина C_p , участваща в нискочестотния филтър на преобразувателя, върху изходното му напрежение. Илюстриран е негативния ефект на по-големите стойности на C_p , които водят до предаването на част от енергията на входния правоъгълен импулс на нискочестотния филтър към изхода. Това води до появата на пикове в формата на изходното напрежение на понижаващия преобразувател на ППН.

Разработен е алгоритъм за контрол и управление на многофазен синхронен понижаващ преобразувател на ППН с превключване при нулево напрежение в [A13]. Многофазните преобразуватели са широко използвани като захранващи схеми в компютърните системи.

Изискванията за увеличаване на работната честота на микропроцесорите нарастват постоянно. От друга страна развитието на микроелектронните технологии води до намаляване на захранващите им напрежения. Нараства значително и консумацията на ток от микропроцесорните устройства. Разработването на многофазен синхронен понижаващ преобразувател на ППН с превключване при нулево напрежение ще доведе до подобряване на к.п.д. на захранващата схема. Предложеният алгоритъм за контрол и управление в [A13] съчетава преимуществата на многофазните преобразуватели и превключването при нулево напрежение. С помощта на симулации на OrCAD Pspice е доказана работоспособността на схемата за контрол и управление при различни стойности на товарния ток на преобразувателя.

В [A14] е изследвана стабилността на понижаващ преобразувател на ППН с помощта на OrCAD Pspice. За целта е използвана схема с обратна връзка по средната стойност на изходния ток на преобразувателя. Изведени са оптималните стойности на параметрите на регулатора на ток за стабилна работа на системата на преобразувателя на напрежение. Стабилността на системата е доказана чрез честотни и времеви анализи.

В [A15] е моделиран понижаващ преобразувател на постоянно в постоянно напрежение (ППН). Разгледан е „state-space average model“ (средния модел на пространствените състояния) на понижаващия ключов преобразувател на постоянно в постоянно напрежение. За изследването на модела на регулатора на напрежение е използван MATLAB Simulink. Моделирането на преобразувателя на постоянно напрежение, може да спомогне за правилното проектиране на системата за контрол и управление, което води до спестяване на време при процеса на проектиране. Работоспособността на модела е доказана чрез времеви анализи. Изследванията са направени за маломощни приложения на понижаващ преобразувател на ППН. Моделирана е система за контрол и управление извършваща широчинно-импулсна модулация (ШИМ) с MATLAB Simulink. Резултатите са представени в [A16].

III. Публикации свързани с проектиране, изследване и моделиране на електронни схеми и сензори с Cadence и OrCAD PSpice.

Проектиран е Colpitts генератор управляван с напрежение (ГУН) с Cadence на AMS SiGe BiCMOS 0.35 μm технология [A17]. Честота на осцилации на схемата е равна на 2.5 GHz, а захранващото напрежение на генератора е 2.5 V. Получените резултати за фазовия шум на Colpitts генератор са -103 dBc/Hz@100kHz и -115.6 dBc/Hz@400kHz. Изходната честота на генератора f_0 може да се променя от 2.2 GHz до 2.5 GHz, когато управляващото напрежение се регулира в интервал от 2.5 V до 0 V. За целта се използва промяната на капацитета на MOS вариакп, наличен в стандартните библиотеки на технология AMS SiGe BiCMOS 0.35 μm . Направено е проектиране на топологията на генератора. Получените резултати показват, че Colpitts генератора може да бъде използван за безжични комуникационни приложения.

В [A18] и [A19] са представени изследвания на схеми за защита на електронна апаратура от претоварване по ток и напрежение с помощта на OrCAD Pspice. Тези схеми се използват в индустриални и автомобилни приложения за защита на скъпо струваща електроника. Изследвано е влиянието на температурата върху напреженията на сработване на защитите от пренапрежения. Получените резултати показват, че когато електронните схеми се защитават от преходни или постоянни напрежения по-големи от 30 V температурния коефициент на напрежението на сработване на защитата е 30 mV/C [A18]. Направени са изследвания и при по-маломощни интегрални приложения, когато защитите предпазват от преходни или постоянни напрежения по-големи от 3 V и 5 V. Резултати показват, че температурните коефициенти на напрежението на сработване на защитата са съответно -5.5 mV/C и -6 mV/C, съответно когато товара е защитаван от входни напрежения по-големи от 3 V и 5V [A19].

Проектирана е 32-битова вградена система за графичен интерфейс със сензорен LCD екран [A20]. Разработката е насочена към системи с отворен код. С помощта на OrCAD Pspice е проектирана и реализирана печатна платка за целите на проекта [A21]. Разработената система може да се използва за създаване потребителски графични приложения.

В [A22] е направено поведенческо моделиране на предавателните характеристики на газов сензор с помощта на National Instruments Multisim. Анализирано е влиянието на температурата и влажността върху предавателните характеристики на газовия сензор. Резултатите са входни данни за SPICE модела, който е базиран на резултати получени от измервания и каталожни данни за сензора.

Дата: 6. 04. 2017 г.

Изготвил: 
(гл. ас. д-р инж. Тихомир Брусев)