



СТАНОВИЩЕ

върху дисертационен труд за придобиване на образователна и научна степен
„доктор”

Автор на дисертационния труд: маг. инж. Александър Петков Радев

Тема на дисертационния труд: Изследване и развитие на методи и подходи за проектиране на CMOS интегрални схеми, реализирани по дълбоки субмикронни технологии

Член на научното жури: проф. д-р Анатолий Трифонов Александров – ТУ-Габрово

1. Актуалност на разработвания в дисертационния труд проблем в научно и научно-приложно отношение.

Намаляването на дължината на канала на транзисторите е най-характерната черта в развитието на съвременните CMOS технологии. Тенденция е цифровите схеми да заемат все по-голяма част от площта на интегралните схеми. Може да се каже, че съвременните чипове са предимно системи със смесени сигнали, които се състоят от голяма цифрова част и аналогова периферия. С други думи, аналоговите схеми трябва да бъдат реализирани в една и съща подложка с цифровото ядро и да следват развитието на CMOS технологиите такива, каквито цифровите схеми ги диктуват. С появата на дълбоките субмикронни CMOS технологии (с минимална дължина на канала под 100 nm) проектантите на аналогови схеми се сблъскват с много нови предизвикателства на различни етапи от проектирането. Проектирането и производството на CMOS аналогови интегрални схеми е сложен и продължителен процес, който включва множество етапи.

Темата на дисертационния труд определено е актуална и важна и е свързана с проучване, изследване, анализиране и усъвършенстване на основните методи и подходи за първоначално проектиране и оразмеряване (аналитично изчисляване) на аналогови интегрални схеми, реализирани на базата на дълбоки субмикронни CMOS технологични процеси.

2. Степен на познаване състоянието на проблема и творческа интерпретация на литературния материал.

Дисертационният труд съдържа 172 страници, които включват списък на фигурите, списък на таблиците, списък на използваните означения, 4 глави, приноси, използвана литература и списък на публикациите по дисертацията. Цитирани са общо 84 литературни източника, като 71 от тях са на латиница и 5 - на кирилица, а останалите са интернет адреси. Литературните източници от последните десет години са 29. Работата включва общо 65 фигури и 29 таблици. Номерата на фигурите и таблиците в автореферата съответстват на тези в дисертационния труд.

В приложение са предоставени допълнителни примери за анализ и проектиране, които потвърждават направените в дисертационния труд изводи, както и използваните модели на технологии 45 nm, 180 nm и 16 nm. Приложението се състои от 30 страници и включва 8 фигури и 5 таблици.

В глава 1 са разгледани тенденциите при проектирането на аналогови интегрални схеми. Показани са етапите на проектиране на аналоговите интегрални схеми. Формулирани са целта и задачите на дисертационния труд. Представена е организацията на дисертационния труд.

Литературният обзор е насочен конкретно към изследваната тематика и показва недвусмислено, че маг. инж. Александър Радев познава много добре състоянието на проблема в теоретично и практическо отношение.

3. Съответствие на избраната методика на изследване и поставената цел и задачи на дисертационния труд с постигнатите приноси.

В дисертационния труд е налице съответствие между поставената цел и задачи и постигнатите резултати.



Глава 2 от дисертационния труд показва класификация на моделите на MOS транзисторите и разглежда основните уравнения на компактните модели (базирани на праговото напрежение и базирани на инверсия заряд и повърхностния потенциал), от които произхождат опростените модели, използвани при аналитични изчисления. Представен е дрейновият ток чрез права и обратна съставка в компактните модели, базирани на инверсия заряд. Особено внимание е обърнато и на ефектите на късия канал, които са характерни за дълбоките субмикронни технологии и които оказват значително влияние върху точността на прилаганите модели.

В глава 3 от дисертационния труд са изследвани популярни метода за проектиране на аналогови CMOS интегрални схеми. Представено е приложението на аналитичния модел, базиран на праговото напрежение, с неговите недостатъци при използването му в субмикронни и дълбоки субмикронни технологии. Разгледани са и нови съвременни подходи за проектиране: модел за аналитични изчисления, базиран на инверсия заряд, при проектиране с който като основен параметър на транзистора се използва нормализираният дрейнов ток; т. нар. gm/I_D методология, която е графоаналитичен подход с използването на ефективността на стръмността като основен параметър при проектирането. Приложението на трите разгледани метода за проектиране на аналогови интегрални схеми е демонстрирано чрез проектиране на усилвателно стъпало общ сорс. Извършен е сравнителен анализ на получените резултатите и са направени препоръки към проектантите.

В глава 4 от дисертационния труд е извършен обзор на подходите за определяне на транзисторните параметри, като за някои от тях са представени повече от един метод за извличането им. За всеки от представените методи за проектиране или методи за извличане на параметри са изтъкнати предимства, недостатъци, ограничения и възможни приложения. Определени са напрежението на Ърли, специфичният ток, факторът на наклона, праговото напрежение, транзитната честота, ефективността на стръмността и технологичният ток. Определени са и температурните коефициенти на праговото напрежение и факторът на стръмността, като са използвани аналитичен и експериментален подход и е направено сравнение между тях.

В т. 4.11 са изброени използваните в дисертационния труд модели и техните параметри: модел на NMOS транзистор BSIM ниво 3, реализиран на технология 1 μm ; модели на NMOS и PMOS транзистори BSIM4 ниво 54, реализирани на технология 45 nm; модели на NMOS и PMOS транзистори BSIM3v3 ниво 49, реализирани на технология 180 nm; модели на NMOS и PMOS транзистори BSIM3v3 ниво 54, реализирани на технология 16 nm; параметри на NMOS и PMOS транзистори, реализирани на 110 nm X-FAB технология XT011.

В пета глава са извършени анализ и проектиране на аналогови схеми. Чрез едновременно използване на трите представени подхода (чрез модел, базиран на праговото напрежение; чрез модел, базиран на инверсия заряд; чрез gm/I_D методология) е анализирано токово огледало. Анализирано е и частично е оразмерено каскадно токово огледало. Определено е изходното съпротивление R_{out} , оразмерен е и транзистор M5. Получените резултати са анализирани и сравнени.

По трите подхода са проектирани и анализирани: диференциален усилвател; източник на ток на базата на бета-умножител; източник на напрежение, изграден на базата на MOS транзистори в слаба инверсия; операционни усилватели на проводимост с токови огледала и схема на Милер на технологии 180 nm, 16 nm, 110 nm.

4. Научни, научно-приложни и приложни приноси на дисертационния труд

Приносите в дисертационния труд имат научно-приложен характер и са свързани с проучване, изследване, анализиране и усъвършенстване на основните методи и подходи за първоначално проектиране и оразмеряване на аналогови интегрални схеми, реализирани на базата на дълбоки субмикронни CMOS технологични процеси. Те се отнасят към доказване с нови средства на съществени нови страни в съществуващи научни проблеми и получаване на потвърдителни факти.



Научно-приложни приноси

- Проведени са литературно проучване и класификация на моделите на MOS транзисторите с фокус върху приложението им при началните (аналитични) изчисления на аналогови интегрални схеми. Акцентирано е върху предимствата на компактните модели при оразмеряването на аналогови схеми. Анализирано е влиянието на ефектите на късия канал при дълбоките субмикронни технологии.
- Направен е анализ на трите основни метода за аналитично оразмеряване на аналогови интегрални схеми (чрез модел, базиран на праговото напрежение; чрез модел, базиран на инверсия заряд; чрез gm/I_D методология). Систематизирани са уравненията, използвани при всеки от трите метода, и на тяхна основа са предложени процедури за аналитично оразмеряване на транзистори, работещи в слаба, умерена и силна инверсия. Направени са оценка и сравнение на точността на разгледаните методи и са формулирани препоръки за приложението им при проектиране на аналогови интегрални схеми.
- Извършени са проучване, анализ и систематизиране на методите за експериментално определяне на основните транзисторни параметри и са предложени процедури за приложението им. Предложените процедури за извличане на транзисторни параметри са приложени при определянето на параметрите за две субмикронни (110 nm и 180 nm) и две дълбоки субмикронни (16 nm и 45 nm) технологии.
- На базата на методите за аналитично оразмеряване са разработени процедури за проектиране на основните класове функционални елементи на аналогови интегрални схеми при трите нива на инверсия на транзисторите. Процедурите са приложени с модели на различни технологии (16 nm, 45 nm, 110 nm и 180 nm), което е показател за тяхната универсалност. Получените резултати са сравнени по отношение на сложността и броя на стъпките при съответните процедури и постигнатата точност.
- Предложен е подход за проектиране чрез gm/I_D методология на температурно стабилен източник на напрежение на базата на MOS транзистори в слаба инверсия. Подходът е приложен при проектиране на източник на напрежение, работещ в температурния диапазон $[-50; 150]$ °C.
- Формулирани са препоръки за проектиране на аналогови интегрални схеми, реализирани по субмикронни и дълбоки субмикронни технологии.

5. Преценка на публикациите по дисертационния труд

Във връзка с дисертационния труд са представени 5 публикации - четири доклада в научни конференции, реферирани в Scopus („ELECTRONICA 2022“, „Electronics 2023“) и 1 статия в списание "E+E". Всички публикации са самостоятелни и са на английски език. Представен е списък на 5 цитирания.

Кандидатът изпълнява минималните изисквания за придобиване на образователната и научна степен „доктор“. Общият брой на точките на кандидата по показател Г е 180 при изискван минимален брой от 30 т.

Приемам, че основните резултати от дисертацията са публикувани и известни на научната общност. Считаю, че публикациите отразяват получените резултати в дисертационния труд.

6. Мнения, препоръки и бележки.

В дисертационния труд не открих съществени пропуски.

Считаю, че приносите могат да бъдат обобщени. Допуснати са и някои технически, терминологични и стилистични грешки.



7. Заключение

В заключение мога да дам положителна оценка на получените резултати и полезността на дисертацията. Докторантът е демонстрирал задълбочени теоретични познания и практически умения за изследване и успешно решаване на разгледания инженерен проблем. Представени са значителни по обем експериментални резултати.

Постигнатите резултати ми дават основание да предложа да бъде придобита образователната и научна степен „доктор” от маг. инж. Александър Радев в област на висше образование – 5. Технически науки, професионално направление – 5.2 Електротехника, електроника и автоматика, специалност – „Теория на електронните вериги и електронна схемотехника”.

Дата: 15.08.2025 г

ЧЛЕН НА ЖУРИТО:

(п)

/проф. д-р А. Александров/



**OPINION**

on a dissertation for the acquisition of the educational and scientific degree
"Doctor"

Author of the dissertation: M. Eng. Aleksandar Petkov Radev

Thesis topic: Research and Development of Methods and Approaches for Designing CMOS Integrated Circuits, Implemented in Deep Submicron Technologies

Member of the scientific jury: Prof. Dr. Anatoliy Trifonov Aleksandrov – TU-Gabrovo

1. Relevance of the problem addressed in the dissertation from a scientific and applied-scientific perspective.

The reduction of the transistor channel length is the most characteristic feature in the development of modern CMOS technologies. The trend is for digital circuits to occupy an increasingly larger part of the area of the integrated circuits. It can be said that modern chips are predominantly mixed-signal systems, which consist of a large digital part and an analog periphery. In other words, analog circuits must be implemented on the same substrate as the digital core and follow the development of CMOS technologies as dictated by the digital circuits. With the emergence of deep submicron CMOS technologies (with a minimum channel length below 100 nm), analog design engineers face many new challenges at various stages of the design. The design and production of CMOS analog integrated circuits is a complex and time-consuming process that includes multiple stages.

The topic of the dissertation is undoubtedly relevant and important, as it is related to study, research, analysis, and improvement of fundamental methods and approaches to the initial design and sizing (analytical calculation) of analog integrated circuits, realized in deep submicron CMOS processes.

2. Degree of familiarity with the state of the problem and creative interpretation of the literature.

The dissertation consists of 172 pages, including a list of figures, tables, used notation, four chapters, contributions, references, and a list of publications on the dissertation. A total of 84 literature sources are cited—71 in Latin script and 5 in Cyrillic, while the remaining are web addresses. Of these sources, 29 are from the last ten years. The work includes a total of 65 figures and 29 tables. The numbers of figures and tables in the author's abstract correspond to those in the dissertation.

The appendix provides additional examples for analysis and design that confirm the conclusions made in the dissertation, as well as technology models for 45 nm, 180 nm, and 16 nm. The appendix comprises 30 pages and includes 8 figures and 5 tables.

Chapter 1 reviews trends in the design of analog integrated circuits. The stages of analog integrated circuit design are shown. The goals and objectives of the dissertation are formulated, and the structure of the dissertation is presented.

The literature review is specifically focused on the research topic and clearly shows that M. Eng. Aleksandar Radev is very well acquainted with the state of the problem in theoretical and practical terms.

3. Correspondence of the chosen research methodology and the stated goals and objectives of the dissertation with the achieved contributions.

There is a correspondence between the set goals and tasks and the achieved results in the dissertation.

Chapter 2 of the dissertation shows a classification of MOS transistor models and examines the basic equations of the compact models (based on threshold voltage and based on inversion charge and surface potential), from which the simplified models used in analytical calculations are derived. The drain current is presented through forward and reverse components in the compact models based on the inversion charge. Special attention is paid to the short-channel effects, which are characteristic



of deep submicron technologies and which have a significant impact on the accuracy of the applied models.

In Chapter 3 of the dissertation, popular methods for designing analog CMOS integrated circuits are investigated. The application of the analytical model based on the threshold voltage is presented, with its shortcomings when used in submicron and deep submicron technologies. New modern design approaches are also examined: a model for analytical calculations based on the inversion charge, where the normalized drain current is used as the main transistor parameter; the so-called gm/I_D methodology, which is a grapho-analytical approach using the transconductance efficiency as the main design parameter. The application of the three considered methods for designing analog integrated circuits is demonstrated by designing a common-source amplifier stage. A comparative analysis of the obtained results is performed and recommendations for designers are made.

In Chapter 4 of the dissertation, a review of the approaches for determining transistor parameters is carried out, with more than one extraction method presented for some of them. For each of the presented design methods or parameter extraction methods, the advantages, disadvantages, limitations, and possible applications are highlighted. The Early voltage, the specific current, the slope factor, the threshold voltage, the transit frequency, the transconductance efficiency, and the technology current are determined. The temperature coefficients of the threshold voltage and the slope factor are also determined, using analytical and experimental approaches, and a comparison is made between them.

Chapter 4.11 lists the models and their parameters used in the dissertation: a model of an NMOS transistor BSIM level 3, implemented in $1\ \mu\text{m}$ technology; models of NMOS and PMOS transistors BSIM4 level 54, implemented in 45 nm technology; models of NMOS and PMOS transistors BSIM3v3 level 49, implemented in 180 nm technology; models of NMOS and PMOS transistors BSIM3v3 level 54, implemented in 16 nm technology; parameters of NMOS and PMOS transistors implemented in XT011: 110 nm technology by X-FAB Silicon Foundries.

In the fifth chapter, analysis and design of analog circuits are performed. A current mirror is analyzed using the simultaneous application of the three presented approaches (via a model based on threshold voltage; via a model based on inversion charge; via the gm/I_D methodology). A cascode current mirror is analyzed and partially sized. The output resistance R_{OUT} is determined, and transistor M5 is sized. The obtained results are analyzed and compared.

Using the three design approaches, the following circuits were designed and analyzed: a differential amplifier; a current source based on a beta-multiplier; a voltage source based on MOS transistors in weak inversion; operational transconductance amplifiers with current mirrors and an operational transconductance amplifiers with Miller compensation in 180 nm, 16 nm, and 110 nm technologies.

4. Scientific, applied-scientific, and applied contributions of the thesis

The contributions in the dissertation are of an applied-scientific nature and are related to the study, research, analysis, and improvement of the main methods and approaches for the initial design and sizing of analog integrated circuits, realized in deep submicron CMOS technological processes. They relate to proving with new means essential new aspects of existing scientific problems and obtaining confirmatory facts.

Applied-Scientific Contributions

- A literature review and classification of MOS transistor models have been conducted with a focus on their application in the initial (analytical) calculations of analog integrated circuits. Emphasis is placed on the advantages of compact models in the sizing of analog circuits. The influence of short-channel effects in deep submicron technologies is analyzed.
- An analysis of the three main methods for analytical sizing of analog integrated circuits (via a model based on threshold voltage; via a model based on inversion charge; via the gm/I_D methodology) has been made. The equations used in each of the three methods are systematized, and based on them, procedures for the analytical sizing of transistors operating



in weak, moderate, and strong inversion are proposed. An assessment and comparison of the accuracy of the considered methods have been made and recommendations for their application in the design of analog integrated circuits have been formulated.

- Methods for the experimental determination of basic transistor parameters have been researched, analyzed, and systematized, and procedures for their application are proposed. The proposed procedures for parameter extraction are applied in determining the parameters for two submicron (110nm and 180nm) and two deep submicron (16nm and 45nm) technologies.
- Based on the methods for analytical sizing, procedures for designing the main classes of functional elements of analog integrated circuits at the three levels of transistor inversion have been developed. The procedures are applied with models of different technologies (16 nm, 45 nm, 110 nm, and 180 nm), which is an indicator of their universality. The obtained results are compared in terms of complexity and number of steps in the respective procedures and the achieved accuracy.
- An approach for designing a temperature-stable voltage source based on MOS transistors in weak inversion using the gm/ID methodology is proposed. The approach is applied in the design of a voltage source operating in the temperature range [-50; 150] °C.
- Recommendations for the design of analog integrated circuits implemented in submicron and deep submicron technologies have been formulated.

5. Assessment of the publications related to the dissertation

In connection with the dissertation, five publications have been presented—four conference papers referenced in Scopus ("ELECTRONICA 2022", "Electronics 2023") and one article in the journal "E+E". All publications are individual and in English. A list of 5 citations is provided.

The candidate fulfills the minimum requirements for the acquisition of the doctoral degree. The total number of points under indicator D is 180, with a minimum required of 30 points.

I assume that the main results of the dissertation are published and known to the scientific community. I consider that the publications reflect the results achieved in the dissertation.

6. Opinions, recommendations, and notes.

I did not find any significant omissions in the dissertation.

I believe that the contributions could be summarized. Some technical, terminological, and stylistic errors have also been made.

7. Conclusion

In conclusion, I can give a positive assessment of the obtained results and the usefulness of the dissertation. The doctoral candidate has demonstrated in-depth theoretical knowledge and practical skills for researching and successfully solving the engineering problem addressed. A significant volume of experimental results is presented.

The results obtained provide sufficient basis for me to propose that the educational and scientific degree of "Doctor" be awarded to M. Eng. Aleksandar Radev in the field of higher education – 5. Technical Sciences, professional field – 5.2 Electrical Engineering, Electronics and Automation, specialty – "Theory of Electronic Circuits and Electronic Circuitry".

Date: 15.08.2025



MEMBER OF THE JURY:

(n)

/Prof. Dr. A. Aleksandrov/

