



ТЕХНИЧЕСКИ УНИВЕРСИТЕТ – СОФИЯ
ФАКУЛТЕТ ПО ЕЛЕКТРОННА ТЕХНИКА И
ТЕХНОЛОГИИ
КАТЕДРА МИКРОЕЛЕКТРОНИКА



маг. инж. Радостин Венелинов Русев

МЕТОДИ ЗА АНАЛИЗ НА ДЕФЕКТИ В ЕЛЕКТРОННИ КОМПОНЕНТИ

АВТОРЕФЕРАТ

на дисертация за присъждане на образователна и научна степен
„ДОКТОР“

Област: 5. Технически науки

Професионално направление 5.2 Електротехника, електроника и
автоматика

Научна специалност: Микроелектроника

Научен ръководител: проф. д-р Георги Ангелов

София 2024

Дисертационния труд е обсъден пред Катедрения съвет на катедра „Микроелектроника“ на ФЕТТ при ТУ-София с протокол № 87/27.05.2024 и насрочен за защита пред Научно жури.

Публичната защита на дисертационния труд ще се състои на 30.09.2024 г. от 13:00 часа в Конферентната зала на БИЗ на Технически университет – София на открито заседания на научното жури, определено със заповед № ОЖ-5.2-46 от 06.06.2024 г. на Ректора на ТУ-София в състав:

1. доц. д-р инж. Светозар Кръстев Андреев - председател
2. доц. д-р инж. Борислав Тодоров Ганев – научен секретар
3. проф. д-р инж. Елисавета Димитрова Гаджева
4. проф. д-р инж. Николай Димитров Маджаров
5. доц. д-р инж. Ангел Станимиров Маринов

Рецензенти:

1. доц. д-р инж. Светозар Кръстев Андреев
2. доц. д-р инж. Ангел Станимиров Маринов

Дисертационния труд съдържа 264 страници, 79 фигури, 123 таблици, 59 графики и 67 диаграми, списък на използваните съкращения, въведение, пет глави, три приложения, заключения, изводи и класификация на приносите към областта на изследване, публикации по дисертацията, както и списък на използваната литература, съдържащ 189 библиографски източника.

Материалите по защитата са на разположение на интересуващите се в канцеларията на Факултета по Електронна Техника и Технологии на ТУ-София блок № 1, кабинет № 1355А.

Докторантът е зачислен в задочна форма на докторантура в катедра „Микроелектроника“ при Технически Университет – София.

Автор: маг. инж. Радостин Венелинов Русев ®

Заглавие: „Методи за анализ на дефекти в електронни компоненти“

Тираж 30бр.

Отпечатано в ИПК на Технически Университет - София

Обем и структура на дисертацията

Въведение

Анализът на откази (root-cause analysis) е процесът на определяне на причината за повреда, събиране и анализ на данни, и разработване на заключение, за премахване на причините за повреди на устройството. Отказите могат да възникнат през целия жизнен цикъл на продукта. Тези откази могат да бъдат резултат от проектиране, изработка, компоненти, производствени процеси, пренапрежение и поддръжка. Твърде често има ограничена информация относно причината за дефекта, а пълният и точен анализ на отказите позволява предприемане на действия за отстраняване на проблема.

От изобретяването на биполярния транзистор от Bardeen, Brattain и Shockley в Bell Labs през 1947 г., полупроводниковата електроника се развива с много високи темпове, породено от изискването на пазара за непрекъснато увеличение на производителността. Технологичното развитие следва закона на Мур за мащабиране [1], който в последното десетилетие доближава долната си граница, обусловена от физиката на устройствата – минималните технологични разстояния доближават атомните размери [2].

Непрекъснатото нарастване на производителността е свързано с увеличаване на степента на интеграция на микроелектронните интегрални схеми (брой компоненти в единица площ) в резултат от непрекъснатата миниатюризация на характеристичните размери (7nm, 5nm, 2nm) на устройствата. Това позволява интегрирането на стотици милиарди транзистори в един полупроводников чип. Тенденцията, за намаляване на размерите в чиповете, е свързана с усложнени изисквания към корпусирането им – packaging [3]. Тъй като размерите стават все по-малки, корпусите на ИС налагат все по-сложни производствени процеси, което от своя страна е свързано с появата на повече потенциални и реални дефекти и повреди [3].

Технологичното развитие е съпътствано с усъвършенстване на методи за анализ на откази в електронни компоненти, както и разработването на нови такива. Установяването на първопричините за физическите неизправности (типично с физическа инспекция и електрическа локализация) има за цел да усъвършенства процесите на всеки етап от разработването и производството на чипове, корпусирането им, и практическото им приложение [4]. Съвременната полупроводникова индустрия изисква провеждане на бързи анализи. Това изисква експертиза и специалисти в приложните области като проектиране, производство, тестване, както и във фундаменталните области като физика, химия и математика [5].

Анализът на отказите (FA) е ключов етап във всеки производствен процес [6]. FA има ключово значение за надеждността на произвежданите електронни компоненти. В контекста на нашите разглеждания, под надеждност се има предвид конкретно ниско съпротивление, висока механична якост и добра топлопроводимост. Чрез FA се установяват първопричините за откази, а именно неправилно функциониране на даден компонент или система, или в по-общ план – невъзможността на даденото устройство или система да отговори на спецификациите. FA е свързан със събиране и обработване на данни за идентифициране и отстраняване на механизмите на отказ (Failure Modes), водещи до откази на конкретното устройство или система. В съвременните електронни и полупроводникови устройства причините и механизмите на отказ са комплексни и включват множество фактори: конструктивни недостатъци, технологична параметри на производствените процеси, както и околната среда и режимите на експлоатация [1].

Контекст на работа

Технологичното развитие в електронната и полупроводниковата индустрия води до появата на редица предизвикателства, свързани с надеждността (ниско съпротивление, висока механична якост и добра топлопроводимост) и съответно възникването на откази.

По отношение на интегралните схеми, основен механизъм на откази е възникването на деламинация в корпуса на интегралната схема. Деламинацията представлява процес на

отделяне на слоеве или части на материала от основата му и появата на кухини. Тя възниква под външни механични въздействия, температурни въздействия, влага. Идентифицирането на влияещите фактори, като влажност и температура, позволява разработването на оптимизирани подходи за проектиране и процеси на производство. В този аспект, настоящата дисертация систематизира практически насоки и разработва приложни методи за усъвършенстване на анализа на откази (FA), и подобряване на надеждността на електронните изделия.

По отношение на печатните платки, едно от най-съществените предизвикателства е увеличаването на температурните натоварвания при монтаж. Използването на нискотемпературни пасти, в процесите на запояване, има индиректна връзка със снижаване на риска от деламинация в корпусите на полупроводникови интегрални компоненти и предотвратяване на увреждането на чувствителните компоненти. Високата температура води до намаляване на чувствителността и ефективността, до увеличаване на топлинното напрежение и съответно до по-високи загуби на енергия, и в крайна сметка влошава надеждността и цикъла на живот на устройствата. Повишената температурата може да предизвика и увеличение на скоростта на химичните реакции и деформации в материалите, които образуват електронните компоненти. Това може да доведе до увеличаване на риска от деламинация и други видове повреди. Материалите се разширяват или свиват по различен начин, което може да създаде напрежения във връзките между компонентите. Тези напрежения биха предизвикали пукнатини, деламинация и други видове повреди особено ако процесът на топлинно разширение не се управлява правилно. Следователно, взаимовръзката между работната температура и топлинното напрежение се основава на това, как топлинната енергия въздейства върху материалите и връзките между тях. Ето защо, в настоящата дисертация е извършен широкообхватен анализ на методите за понижаване на температурата и времето на запояване.

С цел намаляване на дефектите, са изследвани и анализирани спойващи пасти с ниски температури на топене, както и иновативни технологии за монтаж като безконтактно нанасяне на спойваща паста и запояване чрез парна фаза.

В най-общ план, дисертацията изследва, анализира, синтезира и предлага оптимални приложни методи за анализ на отказите в дискретни и интегрални компоненти, които да бъдат на разположение на инженерите, занимаващи се с разработване и тестване на модерни електронни устройства и системи.

Мотивация

Развитието на високите технологии като микроелектроника, материалознание, мехатроника, както и появата на нови технологии и приложения като изкуствен интелект (AI), IoT (Интернет на нещата), автономни автомобили, медицинска електроника и т.н. е съпътствано с появата на предизвикателства за надеждността и издръжливостта на електронните устройства и компоненти.

Темата на дисертационния труд е свързана, от една страна, с явлениято **деламинация** в корпусите на интегрални компоненти и от друга – със **спойките** на дискретни компоненти върху печатни платки.

Аргументите относно изборът на горната тема се основават на следното:

1. **Актуалност:** Надеждността при реализиране на електрични схеми върху печатни платки, състоящи се от интегрални и дискретни компоненти, и техните взаимовръзки, се дефинира като способността на споените компоненти да функционират при дадени условия, и за даден период от време, без да надвишават допустимите нива на откази. По конкретно, надеждността се постига чрез осигуряване на ниско съпротивление, висока механична якост и добра топлопроводимост на спойките (solder joint). Висока надеждност обикновено води до по-добра издръжливост на спойката и обратно. Деламинацията е основен дефект, възникващ в корпусите на споените интегрални компоненти върху печатните платки. Нейното диагностициране предотвратява откази

във функционалността на цялостната електрична схема, съответно е фактор за дългосрочна надеждност.

2. **Практическо значение:** Разбирането на процесите, водещи до поява на деламинация, както и важността на спояването, за правилното функциониране на електронните модули и компоненти, е от изключително значение за надеждността в електрониката в най-общ смисъл. Решенията, които се основават на научни изследвания и анализи в тази област, подпомагат подобряването на качеството и надеждността на електронните устройства.
3. **Иновации и подобрения:** Изследването на методи за идентифициране на деламинация и разработването на по-ефективни методи за запояване са свързани с иновации и подобрения в технологичните процеси и методи в електрониката.

Основният метод за свързване на компоненти към печатни платки – запояването – не само съставлява електрична връзка, но осигурява и механична стабилност и топлопроводимост. Процесът на спояване е свързан с редица предизвикателства. Едно от най-сериозните сред които е понижаване на температурата на запояване, с цел осигуряване на дълготрайност на спойката. Това предизвикателство е обусловено от използването на нови материали и налагането на все по-високи стандарти за термична издръжливост на компонентите. Повишената температура увеличава риска от прегрявания и от възникване на деламинация и пукнатини в спойките. Съответно, температурата влияе на надеждността на електронните компоненти.

Тази дисертация разглежда горните въпроси в по-широк контекст, като предлага методи за идентифициране на деламинация в интегрални схеми при взаимодействието им с околната среда. Разглежда се и използването на нискотемпературни спойващи пасти, които намаляват температурните въздействия върху електронните компоненти, включително в аспекта на предотвратяване на деламинацията. Приложението на извършените изследвания, анализи, както и разработените методи, създава по-издръжливи и надеждни електронни устройства и системи, които отговарят на нарастващите изисквания на съвременната технологична среда.

Цели и задачи за дисертацията

Целта на дисертацията е да предложи методи за установяване на деламинация в интегрални схеми, откриване на кухини в спойки на дискретни и интегрални компоненти върху печатни платки, както и да предложи решения за подобряване на надеждността на спойващото съединение. В тази връзка са изследвани и анализирани образци на интегрални схеми, подложени на различни въздействия, причиняващи деламинация.

Дисертацията се фокусира и върху използването на нискотемпературни спойващи пасти за подобряване на надеждността и повишаване на качеството на спойващото съединение. В тази връзка е анализирано, как използването на нови материали и технологии могат да оптимизират процеса на запояване.

По отношение на реализация на горните обобщени цели, са поставени и реализирани следните задачи:

1. Изследване и анализ на безразрушителни и разрушителни методи за оценка на деламинацията в електронните компоненти, кухини в спойката, и надеждност за здравината на спойващото съединение.
2. Разработване на методология за използване на сканиращ акустичен микроскоп (SAM) за откриване на деламинация в интегрални схеми.
3. Разработване на методология за използване на рентгенова инспекция за откриване на дефекти като кухини в спойката.
4. Разработване на методология за оценка на силата на срязване на спойката, чрез прилагане на напрежение на срез (shear stress) на спойката.
5. Подобряване на надеждността на спойката, чрез използване на нискотемпературни пасти и оптимизация на процесите на запояване.

Обем и структура на дисертацията

Изложението в настоящата дисертация обхваща пет глави и три приложения. В Глава 1 е направен литературен обзор на безразрушителните и разрушителни методи за анализ на електронни компоненти и са разгледани международните стандарти за наличие на деламинация в интегрални схеми, наличие на кухини в спойката и напрежение на срязване на спойката. В Глава 2 е направен обзор на метода за анализ и откриване на деламинация в интегрални схеми, както и основните фактори, които влияят върху получаването на деламинация. В глава 3 е направен обзор на видовете спойващи пасти и необходимостта от смесване на спойващи пасти, както и методите за безконтактно дозиране на спойващи пасти, запояване в парна фаза, рентгенова инспекция за откриване на кухини в спойката и напрежение на срез на спойващото съединение. В глава 4 са дискутирани експерименталните резултати от проведения експеримент за влиянието на различните фактори, като температура и влага върху получаването на деламинация. В глава 5 са дискутирани експерименталните резултати от проведения експеримент за наличието на кухини в спойката и напрежението на срез на спойващото съединение, след прилагането на иновативни методи за дозиране на спойващи пасти и асемблиране на електронни компоненти. В приложение А са представени в табличен вид експерименталните резултати от анализа за деламинация в интегрални схеми. В Приложение Б са представени в табличен вид експерименталните резултати от наличие на кухини в спойката на изследваните електронни компоненти. В Приложение В е представен температурни профил за запояване.

Глава 1. Анализ на откази в електронни компоненти

Задачите на главата включват преглед на безразрушителните и разрушителни методи за анализ, включително техните предимства, недостатъци и приложения. Изследване на съществуващите международни и индустриални стандарти, които се отнасят до методите за откриване на деламинация в интегрални схеми, рентгеновата инспекция за откриване на кухини в спойката, и оценка за напрежението на срязване на спойката, както и насоките за техническите изисквания при използване на сканиращата акустична микроскопия, рентгенова инспекция, и оценка на силата на срязване на спойката.

1.1. Методи за анализ на откази

Конвенционалните методи за анализ на интегралните схеми са в употреба вече повече от половин век [3],[7], но неразрушителната оценка става все по-трудна, поради сложните структури на корпусите и свързаните с тях видове дефекти. Освен визуалния контрол, рентгеновото лъчение [8],[9] и сканиращата акустична микроскопия (SAM) [10],[11] са най-използваните методи за контрол на електронните компоненти.

Проблемът, свързан с дефектите, се дължи главно на новите материали като например безоловни спойващи пасти или ниска диелектрична константа [12],[13].

Методите за неразрушителен анализ, които не променят трайно изделието, се използват за две основни цели: да се осигури електрически анализ на изделието и да се провери целостта на корпуса. В Таблица 1 са дадени примери за техники за неразрушителен анализ на отказите.

Таблица 1: Неразрушителни методи за анализ в електронни компоненти [1]

Методи за анализ на дефекти	Характер	Описание
Външен контрол	Неразрушителен	Визуален контрол (деформация или промяна на цвета на корпуса, замърсяване, пукнатини и др.) и контрол с оптичен микроскоп (драскотини, цветни петна, пукнатини и др.).

Методи за анализ на дефекти в електронни компоненти

Електрически измервания	Неразрушителен	Първо се потвърждава FMo; след това, ако е възможно, се извършват електрически тестове, които са от значение за надеждността на изделието, като се използват характерограф, осцилоскоп, CV метър, LCR метър, шумомер и т.н.
Проверка за чистотата на корпуса	Неразрушителен	Външно почистване на корпуса. Установява се наличие на непреднамерени подвижни и неразтворени частици, дължащи се на замърсявания по повърхността на корпуса.
Тестване на херметичността	Неразрушителен	Проверява се дали корпуса е херметично затворен.
Рентгенова инспекция (X-ray)	Неразрушителен	Рентгенова инспекция на корпуса, за откриване на кухини, пукнатини или скъсани бондиращи жици.
Сканираща акустична микроскопия (SAM)	Неразрушителен	Откриване на деламинация и възможни разслоявания между вътрешните слоеве.

Когато корпуса на електронния компонент е отворен. Основните техники за анализ на дефектите са описани подробно в Таблица 2.

Таблица 2: Основните техники за анализ на дефекти [1]

Методи за анализ на дефекти	Характер	Описание
Оптична микроскопия (Optical microscopy)	Неразрушителен	Визуален контрол на силициевия кристал за установяване на дефекти в метализацията, спойките, бондиращите жици, маската или оксида.
Микропробер (Microprobing)	Неразрушителен	Директен контакт със силициевия кристал за измерване на електрическите параметри
Емисионна микроскопия (Light (photo) emission microscopy)	Неразрушителен	Откриване на дефекти излъчващи светлина в структурата на PN прехода
Сканираща електронна микроскопия (Scanning electron microscopy – SEM)	Неразрушителен	Вид електронен микроскоп, който създава изображения на пробата чрез сканиране на повърхността с фокусиран сноп електрони.
Енергийно-дисперсионна рентгенова спектроскопия (Energy (wavelength)-dispersive X-ray – EDX/WDX)	Неразрушителен	Аналитична техника, използвана за елементен анализ (в комбинация с уред SEM) или химично охарактеризиране на проба.
Атомно-силова микроскопия (Atomic-force microscopy – AFM)	Неразрушителен	Информация за физичните свойства, включително размер, морфология, повърхността и грапавост. Може да се определи и статистическа информация, включително разпределение на размера, повърхностната площ и обема.
Рентгенова флуоресценция (X-ray fluorescence)	Неразрушителен	Идентифициране на качеството на различните материали и състоянието на бондиращите жици, свързането на жичките с силициевия кристал, кухините в епоксидната смола.
Фурие-трансформираща инфрачервена спектроскопия (Fourier transform infrared spectroscopy – FTIR)	Неразрушителен	Идентифициране на химични и органични вещества, поради факта, че всяко химично съединение има уникален инфрачервен спектър
Трансмисионна електронна микроскопия (Transmission electron microscopy – TEM)	Разрушителен	Високопрецизен анализ въз основа на електроните, преминаващи през (много тънък, специално подготвен) образец.

1.3. Методи за откриване на дефекти

1.3.4. Надеждност при наличие на деламинация

В тази точка са представени основните аспекти за възникване на деламинация, включително процеса на разслояване, взаимодействието между чип и корпус, начина на разслояване и многоаспектното въздействие на разслояването върху надеждността на ИС.

Това разслояване може да се открие с аналитичен инструмент, наречен сканираща акустична микроскопия (SAM). За оценка на риска от деламинация се използват стандарти за качество и оценка на възникналата деламинация в чипа и да се анализират местата, където е възможно да възникнат. Подобни стандарти за качество са **J-STD-020** [27], **J-STD-035** [28], **PEM-INST-001** [29].

От представените по-горе стандарти за качество, са представени промени в разслояването на измерени ИС от периода преди намокряне до периода след запояване. Промяната на деламинацията е промяната между периода преди и след запояване. Процентното изменение на деламинацията се изчислява спрямо общата оценявана площ [29].

- Няма разслояване от активната страна на силициевия кристал.
- Без промяна в разслояването >10% , на която и да е от повърхностите за свързване на проводниците на силиция (downbond area) или на изводната рамка (leadframe) на устройствата LOC (Lead On Chip).
- Няма промяна в разслояването >10% по протежение на всеки полимерен слой, свързващ всички метални елементи, които са предназначени да бъдат изолирани (проверява се чрез трансмисионна акустична микроскопия).
- Без разслояване/промяна на пукнатините >10% в зоната на закрепване на чипа в термично подобрени корпуси или устройства, които изискват електрически контакт със задната страна на чипа.

Забелязва се, че основните причина за възникване на деламинация са влага и температура. Влагата, абсорбирана в епоксидната смола, и рязкото покачване на температура, води до разслоявания между материали в интегралната схема, което е свързано с линейния коефициент на температурно разширение на материалите (*представен в Глава 2*). Описанието и резултати от направения експеримент за влиянието на влагата и температурата са показани в *Приложение А* на дисертационния труд.

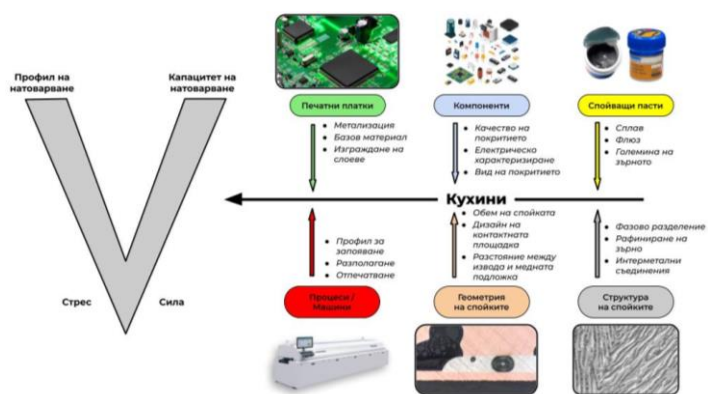
За да разберем по-добре влиянието им върху деламинацията, е извършен експеримент, като резултати от него са представени в табличен вид в *Приложение А* на дисертационния труд. Резултатите от този експеримент предоставят ценни данни за разбиране на връзката между тези фактори и деламинацията в електронните компоненти.

1.3.5. Метод за откриване на кухини чрез рентгенова инспекция

С внедряването на технологията за безоловно запояване, *кухините* (voids) в спойките са предмет на интензивни изследвания и дискусии.

Към момента в международните стандарти има само една спецификация за наличие на кухини (voids) и това е **IPC-A-610H** [34], която определя процента на кухините в BGA топчетата, като се приема за успешен за класове 1, 2 и 3, ако площта на кухините е по-малка от 30 % от общата площ на топчето направени с рентгенова инспекция. За други компоненти, различни от BGA, не са валидни никакви спецификации, поради различни причини, но надеждността на спойката е изключително сложна тематика с много различни фактори, които оказват влияние.

На *Фигура 4* се показва тази сложност. Кухините са само един параметър от всички параметри, които влияят върху геометрията на спойката, но той не е независим от всички останали параметри и се влияе, например, от спойващата паста на компонента. В такава сложна система не може да се каже, че намаляването на нивото на кухините, чрез промяна на някои от тези параметри, автоматично повишава общата надеждност. В повечето случаи това може да е вярно, но може да има и обстоятелства, при които намаляването на наличието на кухините, означава намаляване, а не подобряване на надеждността [33].



Фигура 4: Надеждност на спойката и влияещи параметри [33]

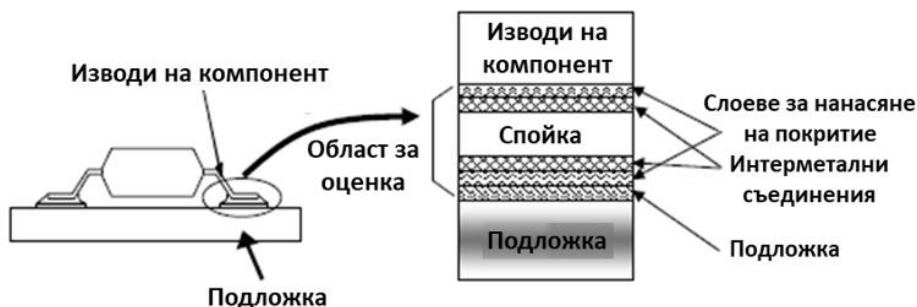
Забелязва се, че има много фактори, които са причина за възникване кухини в спойката. От това нещо можем да заключим, че трябва да се вземат мерки за подобряване на технологичните процеси за насищане и асемблиране на електронни модули и компоненти, както и иновативни, и съвременни методи за подобряване състава на спойващите пасты, и технологии за дозиране и запояване.

Един от тези методи е смесването на спойващи пасты с различна температура на запояване, дозирани посредством безконтактен метод (inkjet) и запоени в парна фаза (представен в Глава 3). Описанието и резултати от направения експеримент за наличието на кухини в спойката са показани в Глава 5 и Приложение Б на дисертационния труд.

За да разберем по-добре влиянието на тези методи, е извършен експеримент, като резултати от него са представени в табличен вид в Приложение Б на дисертационния труд. Резултатите от този експеримент предоставят ценни данни за намаляването на температурите на запояване и увеличаване на надеждността на електронните компоненти.

1.3.6. Метод за надеждност на спойващото съединение

Механичните свойства на спойката, между изводите на компонента и контактната площадка на печатната платка, с използване на безоловен припой, не са същите като тези на спойката с калаево - оловен припой, поради разликата в съставните елементи на припоите. Затова е от съществено значение да се тестват механичните свойства на съединенията на спойките, като се използват различни сплави за запояване Фигура 5[38].



Фигура 5: Оценявана област при изпитването на якост на срязване [38].

Изпитването за якост на срязване е приложимо за повечето компоненти за повърхностен монтаж, с изключение на компонентите с много изводи (QFN, LGA и др.) и компонентите с изводи

тип "чайка", за които се прилага изпитване за якост на издърпване [38].

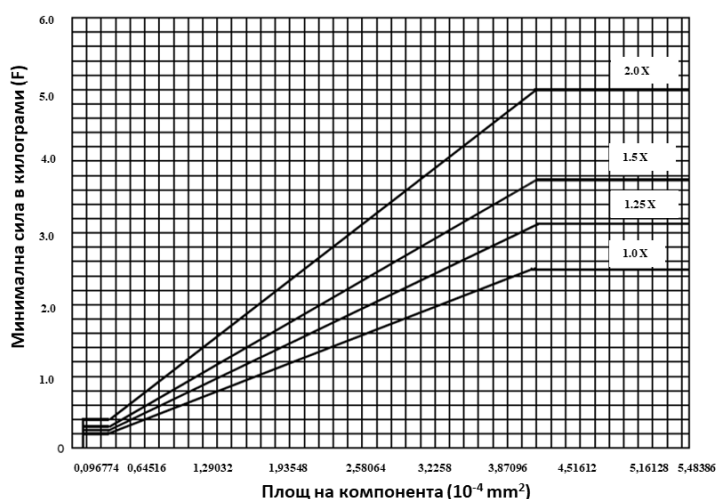
Този тест се провежда, чрез успешно прилагане на сила за механично срязване на спойката, като силата се прилага върху компонент запоен върху печатна платка. За успешното провеждане на експеримента, се прилагат условията и правила от следните стандарти JIS C 60068-1, MIL-STD-883 и JEITA ET-7409/102 [38], [39].

Върху компонента се прилага сила, достатъчна за срязване на запоения компонент от печатната платка или равна на два пъти минималната специфицирана якост на срязване (Фигура 9).

В дисертационния труд са изследвани следните компоненти:

Резистори с корпус 1206-0,12(IN) и 0,06(IN).

В Глава 5 е направен анализ за напрежението на срязване на спойката и са сравнени получените резултати, за да се провери дали изпитаните компоненти удовлетворяват критериите по 1.0X-2,5kgf, 1,25X-3,125kgf, 1,5X-3,75kgf и 2.0X-5kgf.



Фигура 9: Критерии за якост на срязване на елемента (минимална сила спрямо площта на закрепване на компонента) [38]

Резистори и кондензатори с корпус 0603-0,06(IN^2) и 0,03(IN^2).

В Глава 5 е направен анализ за напрежението на срязване на спойката и са сравнени получените резултати, за да се провери дали изпитаните компоненти удовлетворяват критериите по 1.0X-0,7kgf, 1,25X-0,875kgf, 1,5X-1,05kgf и 2.0X-1,4kgf.

Транзисторите с корпус SOT23-0,11(IN^2) и 0,05(IN^2).

В Глава 5 е направен анализ за напрежението на срязване на спойката и са сравнени получените резултати, за да се провери дали изпитаните компоненти удовлетворяват критериите по 1.0X-2,2kgf, 1,25X-2,75kgf, 1,5X-3,5kgf и 2.0X-4,4kgf.

Забелязва се, че надеждността на спойващото съединение е от съществено значение за качеството и дълготрайността на електронните устройства. Извършването на изследвания и тестове за оценка на напрежението на срязване на спойката е от съществено значение за нейната надеждност. Поради тази причина е направено проучване на нови методи и технологии за запояване, и съединяване на електронни компоненти, като безконтактно дозиране на нискотемпературна 58Bi42Sn и високотемпературна SAC305 спойващата паста и запояване в парна фаза, а също така пастите са дозирани в различни съотношения, за да се провери, как новите материали променят свойствата на спойващата паста и нейната надеждност (представен подробно в Глава 3). Описанието и резултатите от направения експеримент за напрежението на срез на спойващото съединение, при различно смесване на двата типа спойваща паста, са показани в Глава 5.

Заклучение

Изследванията и експериментите, насочени към развитието на методи и стандарти за анализ и оценка на електронните компоненти и съединения, са ключови за качеството и надеждността на електронните устройства. Тези усилия са от жизненоважно значение за справяне със сложността на съвременната технологична индустрия и за изпълнение на изискванията ѝ.

Подобряването на качеството и надеждността на електронните компоненти играе критична роля в създаването на продукти, които отговарят на нарастващите изисквания на потребителите за производителност и иновации. Методите за откриване и оценка на дефекти, както и съответните стандарти, са от съществено значение за гарантиране на качеството на електронните устройства.

Стандартите за качество и надеждност, отнасящи се за деламинация, J-STD-020, J-STD-035, PEM-INST-001, дават предписания за устойчивост на електронните устройства към нежелано разслояване или разрушение на структурата им. Тези стандарти определят параметри и процедури за изпитване, които гарантират съответствие с изискванията за устойчивост на компонентите при различни условия на употреба.

Методът за откриване на кухини, чрез рентгенова инспекция, е важен за качеството и надеждността на електронните компоненти. Този метод позволява визуализация на вътрешната структура на компонентите и откриване на евентуални дефекти или несъответствия, които могат да доведат до откази или повреди при експлоатацията. Стандартизираните процедури за рентгенова инспекция гарантират ефективността и

надеждността на този метод за контрол на качеството. Съгласно стандарта IPC-A-610H, който е един от най-широко приетите стандарти за приемане на електронни съединения и компоненти, включително и след извършена рентгенова инспекция, се определят критериите за приемливост на различните видове дефекти и несъответствия при монтажа на електронни платки.

Относно метода за надеждност на спойващото съединение, се използват специализирани техники за оценка на механичните и електрическите свойства на съединенията между електронните компоненти. Стандартите JIS C 60068-1, MIL-STD-883 и JEITA ET-7409/102 са от съществено значение за оценката на напрежението на срязване на спойките и установяването на техните механични свойства и надеждност. Тези методи включват изпитвания за издръжливост на спойката, при различни условия на натоварване и околна среда, както и измерване на електрическите параметри след съединяване. Стандартите за качество и надеждност в тази област се фокусират върху гарантиране на устойчивостта на спойването и неговата съответствие със спецификациите за производителност на устройството. Съчетавайки тези стандарти с подходящи методи за изпитване, можем да осигурим надеждността на спойките и тяхната способност да издържат на различни видове напрежения и механични стресове, което е от съществено значение за качеството и дълготрайността на електронните устройства.

Тези стандарти и методи за качество и надеждност играят ключова роля в осигуряването на продукти, които отговарят на високите изисквания на потребителите и осигуряват безопасна и надеждна експлоатация на електронните устройства.

Изводи

В резултат на направения обзор на методите за откриване на дефекти в електронни компоненти, можем да направим следните изводи.

1. Разглеждането на безразрушителните и разрушителните методи за анализ включва детайлен преглед на техните предимства, недостатъци и приложения. Безразрушителният метод „сканираща акустична микроскопия“ се отличава със своята способност да предоставя информация за вътрешното състояние на образците, без да ги уврежда. Това го прави подходящ за използване в производството, за контрол на качеството и поддръжка. За сравнение, разрушителните методи предоставят по-подробна информация, но за сметка на това нарушават структурата и не позволяват повторно използване на образците.
2. Проучването на международните и индустриалните стандарти, свързани с откриването на дефекти в електронните компоненти, включва детайлен анализ на тези стандарти, които регулират процесите за откриване на деламинация и други дефекти в интегрални схеми. Това включва не само изучаване на съдържанието на стандартите, но и разбиране на техническите изисквания, които трябва да бъдат изпълнени при прилагането на методи като сканираща акустична микроскопия за тези процеси. Подчертава се важността на проучването на тези стандарти, като се акцентира върху тяхната роля за гарантиране на надеждни и ефективни методи за откриване на дефекти в електронните компоненти.
3. Изучаването на международните и индустриалните стандарти за рентгенова инспекция на спойката включва анализ на процесите и изискванията, които се използват за оценка на качеството на спойката в електронните компоненти и съединенията. Този анализ предоставя насоки за използване на рентгеновата инспекция за откриване на дефекти в спойката и подчертава важността на спазването на стандартите за гарантиране на надеждност и качество на продуктите.
4. Разглеждането на международните и индустриалните стандарти за оценка на силата на срязване на спойката подчертава важността на използването на стандартизирани

методи за оценка на качеството на съединенията. Този анализ предоставя насоки за използване на методите за оценка на силата на срязване и подчертава важността на спазването на стандартите за гарантиране на надеждност и качество в електронната индустрия.

Глава 2. Изследване на деламинация в интегрални схеми

Задачите на главата включват анализ на принципа на работа на сканиращата акустична микроскопия и нейните възможности за откриване и анализ на деламинацията в интегрални схеми. Проучване на факторите, които допринасят за възникването на деламинация в интегрални схеми, и анализ на технологичните и производствени процеси, които я предизвикват. Изследване на възможните последствия от деламинацията в електронните компоненти, включително намаляване на надеждността и повишаване на риска от откази. Анализ на различни методи и технологии за предотвратяване и управление на деламинацията, включително подходи за оптимизация на производствените процеси. Изследване на възможностите за приложение на сканиращата акустична микроскопия в реални производствени условия и разработване на необходимите стратегии за внедряване и оптимизация на метода.

2.1. Сканираща акустична микроскопия – SAM

Сканиращата акустична микроскопия или Scanning Acoustic Microscopy (SAM) е метод за безразрушителен анализ, с помощта на който може да се изследват скрити дефекти в еластични и биологични проби, както и непрозрачни твърди материали. Чрез наблюдение на вътрешните характеристики на пробата в триизмерна интеграция, тази техника може ефективно да открие физически дефекти като пукнатини, кухини и разслояване (деламинация) с висока чувствителност, която е трудна за откриване с помощта рентгенография (X-ray).

2.1.2. Трансдюсери

Трансдюсерът е вид преобразувател и играе ролята на леща, която доставя и фокусира акустичната вълна, генерирана от пиезоелектрика, и като детектор, който поема ехото, отразено от пробата.

Ултразвуковият сигнал на SAM се произвежда вътре в трансдюсера. Вътре в него се трансформира електрически сигнал в ултразвук, чрез пиезоелемент. След генериране на ултразвуковия сигнал той се фокусира от акустична леща в долния край на трансдюсера и се отвежда в свързващата среда (в повечето случаи дестилирана вода). Свързващата среда е необходима за прехвърлянето на ултразвуковия сигнал с по-висока енергия в образеца. Тъй като затихването на ултразвуковия сигнал в свързващата среда е много по-ниско, отколкото във въздуха. Трансдюсерът излъчва кратък ултразвуков импулс и след това улавя ехото. Ако в изследвания обект има дефект, то сигналите от ехото ще бъдат два, един от близката и един от далечната повърхност [50], [53], [54].

2.1.5. Деламинация

Деламинацията е разделяне на залепени слоеве материал по тяхната периферия. Процесът деламинация включва две фази - започване на разслояването и разпространение на разслояването. Първата фаза може да започне с голяма стъпка на разпространение, последвана от по-бавно разпространение. Започналото разслояване може да не се разпространява или дори може да се отклони от периферията и да се потопи в слой от съвпадащ материал. За втората фаза на деламинацията е прието, че разслояването може да бъде въведено по време на процесите на производство и корпусиране на ИС или при високи напрежения, приложени върху самия чип [53], [54], [62].

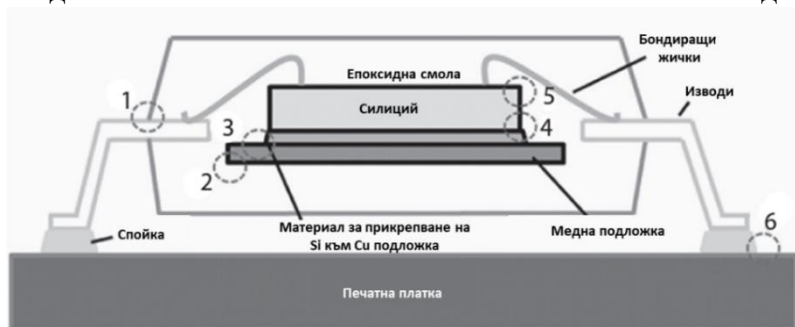
2.1.5.3. Деламинация причинена от стрес/напрежение на корпуса

Дори когато се стремим да избегнем разслояването, то може да се образува между слоеве, които са подложени на високи повърхностни напрежения. Това предполага, че когато

локалното напрежение надвиши междуфазовата адхезионна якост, може да се предизвика разслояване. Електронните ИС са многослойни композитни съединения от различни материали. Корпусираните устройства често са подложени на тежки и неравномерни температурни цикли, по време на процесите на сглобяване, тестване, съхранение и експлоатация. Когато електронните компоненти се монтират върху печатната платка, чрез спояване, те са изложени на температури до 220 °С. Следователно, връзките между различните материали неизбежно се превръщат в уязвимо звено, поради следните два фактора:

А) Разликите в термомеханичните свойства на съседни материали. Поради разликата в термично-експлоатационните характеристики, температурните градиенти, свързани с температурния цикъл, водят до температурни повърхностни напрежения и деформации между слоевете.

Б) Геометричните прекъсвания. Местата с геометрични прекъсвания са зоните на концентрация на напрежения, в които напрежението и движението на токоносителите от създаването се магнитно поле показват необичайно поведение.



На *Фигура 19* са показани връзките при геометрични прекъсвания в корпус на интегрална схема, монтирана върху печатна платка.

Фигура 19: Чип монтиран върху подложка на печатна платка [65]

2.1.6. Въздействието на водата върху епоксидната смола

Електронните устройства са защитени чрез корпусиране им в епоксидни полимерни материали. Поради полимерната си природа обаче, тези материали са хидроскопични и абсорбират влагата от околната среда, което може да се отрази неблагоприятно на производителността и надеждността на продуктите. Абсорбираната влага може да доведе до набъбване и локални напрежения, които могат да доведат до пукнатини [69].

Наличието на влага, вътре в полимерите, ще предизвика обемно разширение, известно като хигроскопично набъбване. Като пример, по време на процеса на запояване на електронните компоненти, влагата ще се изпари и ще генерира значително количество парно налягане върху порите или повърхностите на материала, при повишена температура, което води до напукване или разслояване на компонентите на ИС, което е известно като „повреда на пуканки“. Когато влагата се абсорбира от електронните компоненти, тя ще кондензира в свободни обеми или пори на корпуса [70].

2.1.7. Коефициент на термично разширение на материалите

Материалът, използван за прикрепване на чипа, има три основни функции - физически го прикрепва към подложката, извежда топлина от чипа и абсорбира вътрешните напрежения. Разслояването е повреда в ламиниран материал, което води до отлепяне на слоеве. Този дефект се появява предимно в гранични слоеве, на ИС. Термичен шок или несъответствия в коефициентите на термично разширение на материалите причинява разслояване, което означава, че разслояването нараства по време на топлинна обработка, тъй като повишаването на температурата води до увеличаване на разстоянията между съседни атоми. Коефициентът на термично разширение на материалите показва, колко даден материал ще се разшири при повишаване на температурата.

В *Таблица 7* са показани примери за коефициентите на линейно термично разширение за най-използваните в електронната промишленост.

Таблица 7: Линеен коефициент на материалите [78]

Материали	СТЕ ppm/°C (10^{-6} m/m°C)
Силиций	3-5
Алуминий	21-24
Мед	16-16.7
Епоксидна смола	45-65

- 10^{-6} m/m°C = 1 μ m/m°C
- m/m = meter per meter, in/in = inches per inches

Заклучение

Сканиращата акустична микроскопия позволява диагностициране за наличие на деламинация и други дефекти (кухини, пукнатини) в електронните компоненти. Тази технология се отличава с висока прецизност и способността си да извършва неразрушителни изследвания, което я прави предпочитан избор за индустрията на микроелектрониката.

Сканиращата акустична микроскопия е особено полезна за анализ на затворени корпуси и компоненти, където други методи като рентгеновата инспекция могат да срещнат ограничения. Нейната способност да предоставя високоразделителни изображения и детайлен анализ на вътрешната структура на материалите я прави неизменна част от процеса на производство и контрол на качеството на електронните компоненти.

Възможността на сканиращата акустична микроскопия да засича дори най-малките дефекти и несъвършенства прави тази технология ключов инструмент за предотвратяване на възможни откази и повишаване на надеждността на електронните устройства. В крайна сметка, сканиращата акустична микроскопия остава едно от водещите средства за изследване и диагностициране на деламинация и други дефекти в електронните компоненти и продължава да играе ключова роля в развитието и подобряването на съвременните технологии.

Във връзка с това, различните фактори, които предизвикват деламинацията, включително влагата, температурните напрежения и термичните цикли, подчертават важността на използването на сканиращата акустична микроскопия за превенция и откриване деламинация в електронните компоненти. Първо, влагата, която е абсорбирана в епоксидната смола, може да доведе до появата на деламинация в интегралната схема. Когато влагата проникне в материалите, тя може да предизвика разслояване или разделение между различните компоненти или слоеве на схемата.

Този процес може да бъде особено сериозен при експониране на влага на високи температури, което стимулира активирането на процеси като разширение и кондензация, водещи до повреди и деламинация. Второ, рязкото покачване на температурата играе ключова роля в причиняването на деламинация. Температурните цикли, особено при запояване, могат да предизвикат значителни термични напрежения в материалите на схемата, което в крайна сметка може да доведе до деламинация. Линеиният коефициент на температурно разширение на материалите играе също важна роля в този процес, тъй като различните материали имат различни степени на разширение при повишаване на температурата. Разликите в разширението могат да предизвикат напрежения и деформации в материалите, което може да допринесе за деламинацията.

Изводи

В резултат на направения обзор на методите за откриване на деламинация, посредством използването на сканиращ акустичен микроскоп (SAM), можем да направим следните изводи.

1. Деламинацията е дефект, който не може да се установи при първоначални тестове на устройството, но води до евентуални бъдещи откази при експлоатация. Затова сканиращата акустична микроскопия играе много важна роля в анализирането и откриването на дефекти и е неизменна част от микроелектрониката.

2. Сканиращата акустична микроскопия е неразрушаваща технология за изследване на ИС. Това позволява неразрушаващо изследване на елементи тип затворен корпус, подпомагайки изследването на пробите без да се разруши цялостният им вид.
3. Коефициентът на абсорбция и десорбция на влага от епоксидната смола е ключов фактор за разбирането на въздействието на влагата върху материала. По време на процеса на запояване и експлоатацията, способността на епоксидната смола да абсорбира и освобождава влага може да варира в зависимост от фактори като температура, влажност и време. Подходящото разбиране и управление на този коефициент са от съществено значение за предотвратяване на деламинация и други проблеми, свързани с влагата, в електронните компоненти.
4. Абсорбираната в епоксидната смола влага, която се освобождава при покачване на температурата, може да предизвика разделение между компонентите на схемата и да допринесе за деламинация.
5. Термичните напрежения, предизвикани от рязкото покачване на температурата, особено по време на запояване, са от ключово значение за възникването на деламинацията.
6. Линейният коефициент на температурно разширение на материалите играе важна роля, тъй като различните материали имат различни степени на разширение при повишаване на температурата. Разликите в разширението могат да предизвикат напрежения и деформации в материалите, което може да допринесе за възникването на деламинацията.
7. Причините за деламинация могат да бъдат свързани и с влага, която се абсорбира в епоксидната смола по време на процеса на запояване. При покачване на температурата влагата се освобождава, създавайки вътрешно напрежение в материалите на схемата и водейки до разслояване или разделение между различните компоненти или слоеве.
8. Рязкото покачване на температурата играе ключова роля в причиняването на деламинация. Температурните цикли, особено при запояване, могат да предизвикат значителни термични напрежения в материалите на схемата, което в крайна сметка може да доведе до деламинация.

Глава 3. Изследване на кухини в спойката

*Задачите на главата включват проучване на **нови методи и материали** за запояване на електронни компоненти, насочени към подобряване на **надеждността и ефективността на спойващите съединения**. Изследване на възможностите за използване на **нискотемпературни спойващи пасти на основата на бисмут** и тяхното влияние върху **надеждността на спойката**. Проучване на **нови методи и технологии** за запояване на електронни компоненти като **безконтактното дозиране, запояването в парна фаза и смесване на спойващи пасти**. Идентифициране на **оптималните условия** за запояване, които да **осигурят равномерно разпределение на спойващата паста и минимизират риска от дефекти**. Преглед на възможностите на **рентгенова инспекция за анализ на кухини в спойката и напрежение на срез на спойващото съединение**, след смесване на спойващи пасти, **безконтактно дозиране и запояване в парна фаза**, с цел наблюдаване на **новите материали и методи и тяхното пряко влияние върху спойващото съединение**.*

3.1. Видове спойващи пасти

3.1.4. Необходимост от смесване на спойващи пасти

Старенето при повишена температура променя структурните и механичните свойства на спойката и води до загрубване на утайките в обема на спойката и нарастване на слоя между металните съединения, което от своя страна влошава състоянието на спойката. Различни

елементи, като бисмут, антимон и никел, са микрозалепени в сплавите на основата на SnAgCu, за да се забави този процес на влошаване и да се подобри надеждността.

Обект на задълбочени изследвания е установяването на по-ниска температура на запояване на електронни компоненти. Има много екологични и икономически ползи от избягването на настоящите проблеми с надеждността на сглобяването на електрониката при стандартните високи температури, чийто максимум е 230°C – 260°C. За да се намали тази температура, използването на съдържащи бисмут спояващи паста се смесва със стандартните високотемпературни SAC спояващи паста [100].

3.2. Inkjet технология

Бъдещето на SMT технологията става все по-сложно. Заради миниатюризацията на електронните устройства се получава по-голяма гъстота на електронните компоненти за единица площ.

Тъй като изискванията за качество се увеличават, размерите на партидите се намаляват и сложността на компонентите нараства, струйният печат на паста за запояване се превърна в надеждна алтернатива на ситопечата за производителите, загрижени за дефекти на печатни платки.

Технологията за струен печат прави възможно дозирането на спояваща паста за най-предизвикателните платки и компоненти, с точност до микрометър, максимална скорост и перфектно качество на спойките [162].

3.3. Запояване в парна фаза

3.3.3. Предимства на процеса запояване в парна фаза

След провеждането на многократни експериментални проучвания е направен изводът, че процеса на запояване в парна фаза се превръща в реална алтернатива на конвенционалните технологии за запояване [168].

Най-важните констатации са следните:

- Принципът на работа на технологията за запояване в парна фаза позволява най-добро управление на топлината при запояване, като се очаква много бърз пренос на топлина [168].
- Ефективността, с която топлината се предава на платката, е изключително висока, а цялата платка се нагрива равномерно, независимо от формата на компонентите [167].
- Суровата среда и херметически затворената зона на процеса обикновено възпрепятстват достатъчно прецизни и точни измервания, поради което числената симулация е основен инструмент за разбиране на физичните явления в тази технология и за оптимизиране на процеса [168].
- Тъй като запояването се извършва в инертна атмосфера, окисляването или замърсяването на запоените компоненти е минимално [167].

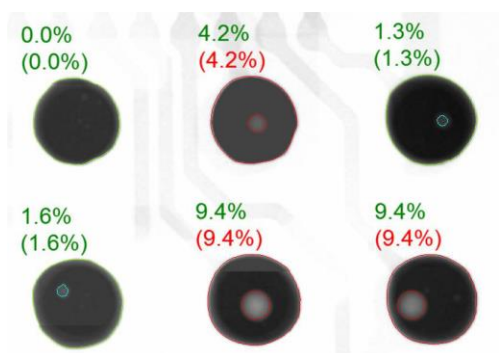
3.4. Рентгенова микроскопия (X-Ray)

Възможността за извършване на неразрушителни изпитвания на полупроводникови устройства, както по време на производството, така и при последващото им използване в печатни платки, става все по-важна за проверка на качеството на продукта, без да се компрометира производителността. Използването на рентгенова изследване не само осигурява потенциално неразрушителен тест, но също така позволява изследване в оптично скрити зони [169].

3.4.2. Метод за откриване на кухини (voids) с рентгенов микроскоп Nordson Dage XD7500VR

3.4.2.1. Стандартен автоматичен метод за измерване на кухини (voids):

Резултата е показан по-долу на *Фигура 46*.



Фигура 46: Рентгеново изображение на кухини (voids) в топчета припой за BGA монтаж [169]

Най-голямата индивидуална кухина (void) за всяка спойка е показана в скоби. Всички кухини (voids), по-големи от зададените граници, са обозначени в червено.

Границите на измерване се задават за по-строги стойности, отколкото може да се изисква за производствените стандарти, за да се вземат предвид изключването на ръбовете и вариациите в размера на кухините (voids), причинени от разликите в увеличението в зависимост от позицията на кухината (void) в спойката [169].

3.4.2.2. Метод за ръчно измерване на кухини (voids)

Възможно е да се измери процентът на кухините (voids) във всяка определена област или области. За общо измерване на кухините (voids) всяка област се определя чрез очертаване на обекта за изследване с помощта на инструменти за изчертаване.

3.5. Напрежение на срез

3.5.2. Научни изследвания за механичната здравина на спойката след запояване със SAC305 и 58Bi42Sn

При спойката запоена със SAC305 цялостната микроструктура на спойката се омекотява с повишаване на температурата на изпитване, за разлика от тях микроструктурите на спойките запоени с Sn-58Bi се състоят от евтектични микроструктури съдържащи голямо количество на Sn и Bi (не се наблюдава голяма степен на омекване поради наличието на Bi) и показват пластично разрушаване при по-ниски температури и крехко разрушаване при по-високи температури. Въпреки, че стойностите на якостта на срязване за спойките Sn-58Bi са по-високи от тези за спойката SAC305 в температурния диапазон на изпитването, спойките Sn-58Bi имат по-голяма склонност да претърпят крехко разрушаване при повишени температури [174].

Заклучение

Смесването на спойващи пасты е от решаващо значение за успешното запояване на електронни компоненти, като правилното смесване може да доведе до значително подобрене на хомогенността и равномерността на пастата, което е от изключителна важност за качеството на съединенията.

Спекулациите във връзка със заместването на оловото стимулират изследванията в посока на алтернативни сплави като SAC и Sn-Bi, които не само намалят температурните изисквания за запояване, но и подобряват производителността и надеждността на спойките.

Оптимизацията на процеса на смесване и запояване е от критично значение, тъй като тя допринася за минимизиране на риска от дефекти и осигуряване на стабилни и надеждни електронни връзки. Допълнително, използването на безконтактен метод на дозиране и запояване в парна фаза представлява перспективна технология, която може да подобри прецизността и ефективността на процеса на запояване, като същевременно намалява риска от дефекти и повреди на компонентите.

Кухините, които се образуват при запояването, представляват важен аспект, който трябва да се вземе предвид при процеса на смесване на спойващите сплави SAC и SnBi. Разпределението на спойващата паста е от съществено значение, тъй като по време на запояване могат да се формират кухини и пукнатини в спойващото съединение. Наличието на

кухини в спойващата паста е резултат от множество фактори, които могат да включват производствени процеси, качество на съставките, технологични процеси и други. Затова е важно да се предприемат мерки за подобряване на технологичните процеси, за насищане и асемблиране на електронни модули и компоненти, както и за използване на иновативни и съвременни методи за подобряване на състава на спойващите пасты и технологии за дозиране и запояване.

Един от тези методи е използването на безконтактен метод за дозиране на спойващите пасты - inkjet. Този метод предлага по-прецизно и контролирано нанасяне на спойващата паста върху повърхността на компонентите, което може да намали риска от образуване на кухини и други дефекти. Освен това, запояването в парна фаза е още един иновативен метод, който може да допринесе за подобряване на качеството на запояването. Този метод позволява постигането на равномерно разпределение на топлината и спойващата паста в цялата съединителна зона, като се намалява риска от дефекти и деламинация. Надеждността на спойващото съединение е от изключително значение за качеството и дълготрайността на електронните устройства. За да се осигури тази надеждност, е от съществено значение да се извършват изследвания и тестове за оценка на напрежението на сръзване на спойката.

Изводи

В резултат на направения обзор на методите за смесване на спойващи пасты с безконтактно дозиране и запояване в парна фаза, и възможните методи за анализ чрез рентгенова инспекция, и напрежение на срез на спойката, можем да направим следните изводи.

1. Смесването на спойващи пасты дава възможност за подобряване на запояването на електронни компоненти. Подходящото смесване на различни съставки може значително да подобри хомогенността и равномерността на пастата, което е от съществено значение за качеството на съединенията. Оптимизирането на процеса на смесване може да доведе до по-добра адхезия и по-малко дефекти в крайния продукт. В резултат, наличието на точни и ефективни методи за смесване на спойващите пасты може значително да подобри надеждността и ефективността на запоените съединения в електрониката.
2. Необходимостта от намаляване на употребата на олово в спойващите пасты поражда търсенето на алтернативи, които да отговарят на нови критерии за безопасност, ефективност и разнообразни технически характеристики. Сплавите от серията SAC са алтернатива на оловните спойващи пасты, които се отличават с по-ниска цена и конкурентни характеристики.
3. Стандартните спойващи пасты (SAC305) имат някои значителни недостатъци, като повишената температура на топене, в сравнение с оловните спойки, което води до увеличени разходи и технически предизвикателства. Също така, високото съдържание на сребро допринася за образуването на интерметални съединения, пукнатини и други дефекти, които намаляват надеждността на спойката и увеличават риска от повреди в електронните устройства.
4. Изследването на нискотемпературните спойващи пасты, на основата на бисмут, показва тенденция за намаляване на температурните стресове върху електронните компоненти, по време на процеса на запояване, което може да допринесе за по-дълъг живот на съединенията.
5. Калаево-бисмутовите (SnBi) сплави се разглеждат като потенциална алтернатива, те се отхвърлят, поради слабата им устойчивост на механични удари и натоварване. Бисмутът е по-крехък от повечето елементи и не представлява подходяща опция за заместване на SAC сплавите.

6. Използването на бисмут (Bi) като сплав за образуване на алтернативен спойващ елемент, заедно със Sn-Ag-Cu (SAC), намалява температурата на топене, като същевременно увеличава производителността на спойките при изпитване на температурен шок.
7. Пълното охарактеризиране на сложната микроструктура, след смесването на калай-бисмут (SnBi) със SAC305, подобрява влияние върху електрическите, механичните и температурните свойства.
8. Методът за безконтактно дозиране и технологията за запояване в парна фаза се явяват перспектива за подобряване на прецизността, и ефективността на процеса на запояване, като същевременно намаляват риска от дефекти, и повреди на компонентите.
9. Запояването в парна фаза представлява алтернатива на конвенционалните методи за запояване, защото представя възможност за осигуряване на оптимално управление на топлината, по време на процеса и топлината се разпределя равномерно по цялата площ на платката, а и също така, заради запояването в инертна атмосфера, се намалява възможността от окисление и замърсяване на запоените компоненти.
10. Оптимизирането на параметрите като температура, време на запояване и разпределение на спойващата паста играе важна роля в минимизирането на риска от дефекти и осигуряването на стабилно и надеждно запояване.

Глава 4. Методология за откриване на деламинация в интегрални схеми

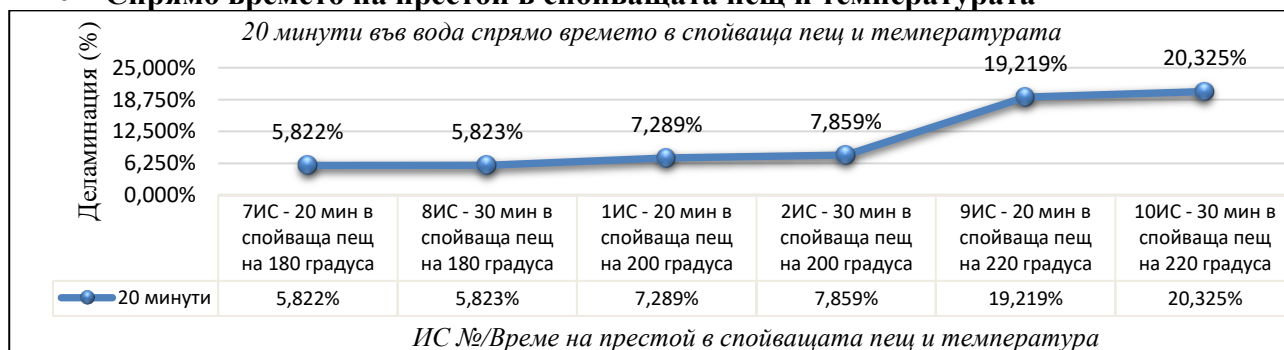
Задачите на главата включват анализ и изследване на въздействието на **влажността и температурата** върху **разслояването** на интегралните схеми и да се направи сравнителен анализ между тяхното пряко въздействие върху степента за възникване на **деламинация**. Разработване на **методология** за откриване на деламинация със сканираща акустична микроскопия. Използване на различни методи на сканиране, **A-scan, C-scan, C-scan с настройка за оцветяване на деламинация RTG и B-scan**, с цел постигане на по-голяма прецизност и детайлност при изследването. Да се направи оценка на факторите за тяхното пряко влияние върху процеса на запояване.

4.1. Анализ за наличие на деламинация в интегрални схеми

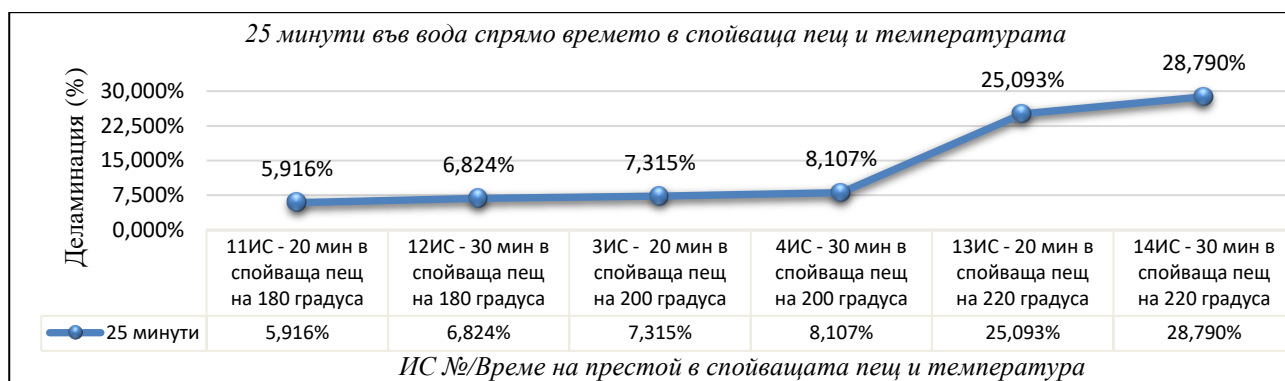
4.1.20. Сравнение между изследваните ИС

От **Графика 1** до **Графика 8** са показани процентните стойности за наличие на деламинация спрямо различните фактори които влияят пряко върху процеса за нейното получаване.

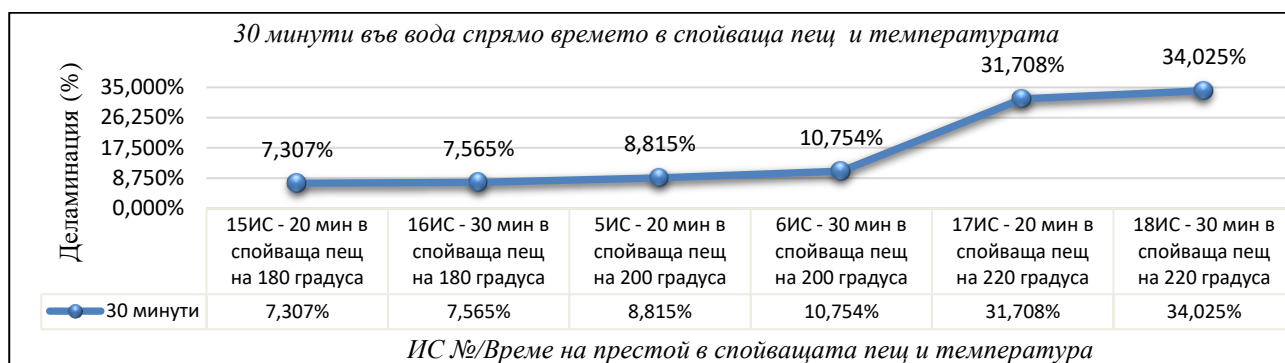
- **Спрямо времето на престой в спойващата пещ и температурата**



Графика 1: Промяна в наличието на деламинация с увеличаване на времето и температурата на изпитване при 20 минути във вода

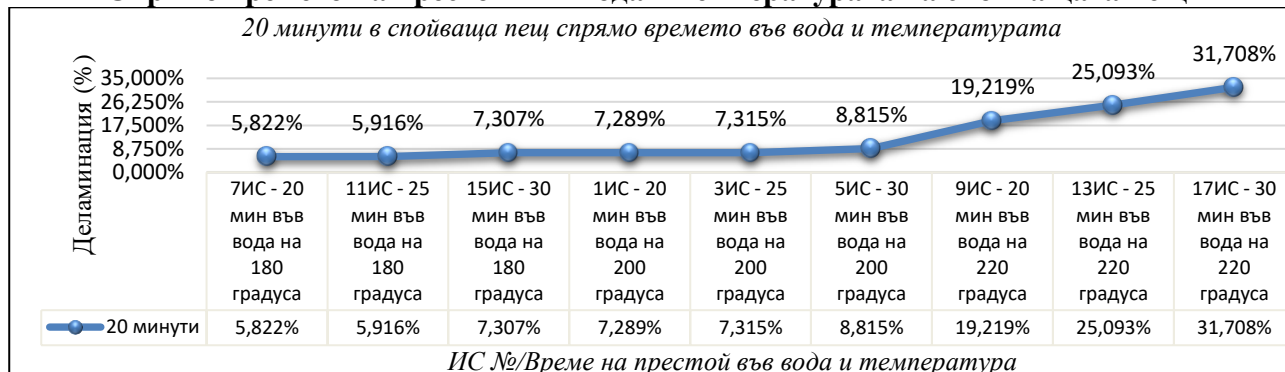


Графика 2: Промяна в наличието на деламинация с увеличаване на времето и температурата на изпичане при 25 минути във вода

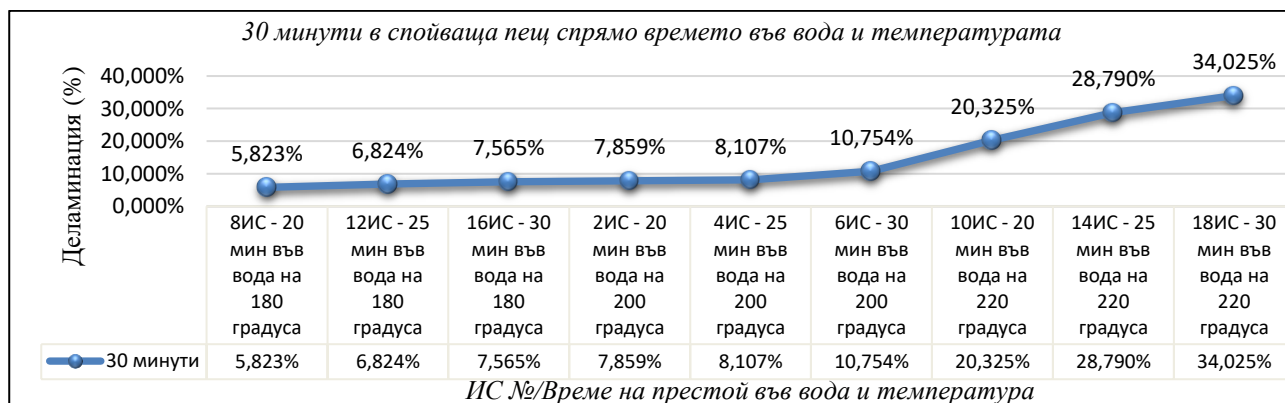


Графика 3: Промяна в наличието на деламинация с увеличаване на времето и температурата на изпичане при 30 минути във вода

• **Спрямо времето на престой във вода и температурата на спойващата пещ**

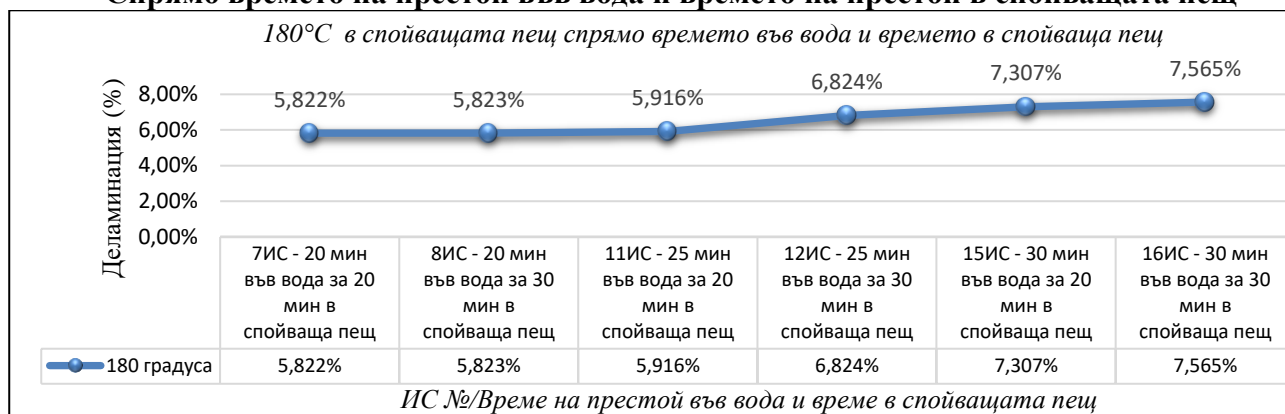


Графика 4: Промяна в наличието на деламинация с увеличаване на времето на престой във вода и температурата на изпичане при 20 минути в спойващата пещ

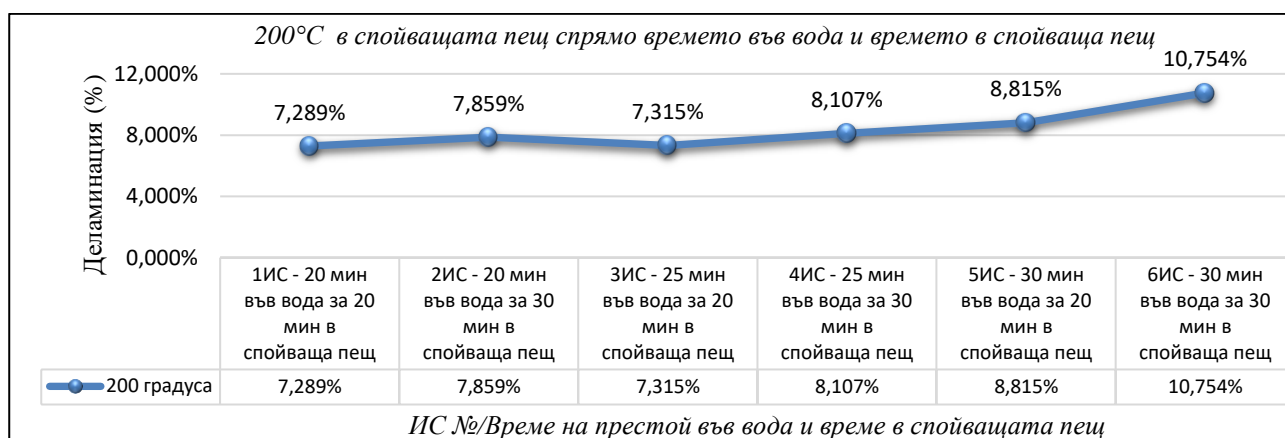


Графика 5: Промяна в наличието на деламинация с увеличаване на времето на престой във вода и температурата на изпичане при 30 минути в спойващата пещ

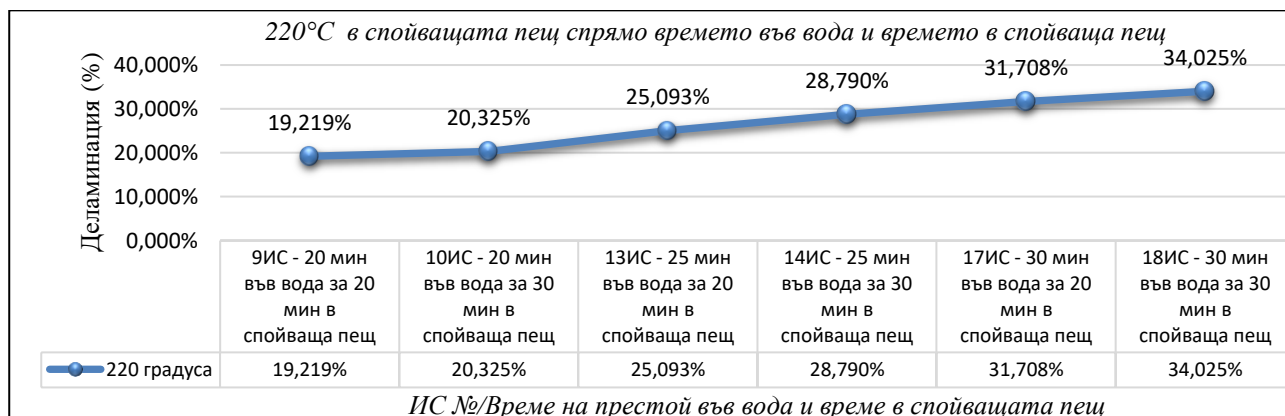
• **Спрямо времето на престой във вода и времето на престой в спойващата пещ**



Графика 6: Промяна в наличието на деламинация с увеличаване на времето на престой във вода и времето на изпичане при 180 °С в спойващата пещ



Графика 7: Промяна в наличието на деламинация с увеличаване на времето на престой във вода и времето на изпичане при 200 °С в спойващата пещ



Графика 8: Промяна в наличието на деламинация с увеличаване на времето на престой във вода и времето на изпичане при 220 °С в спойващата пещ

От направеното изследване може да се заключи, че промяната на времето на престой на ИС в спойващата пещ при константна температура в спойващата пещ и константно време на престой във вода, влияе най-малко върху възникването на деламинация между слоевете на интегралните схеми. Следващият по важност параметър е времето на престой на ИС във вода при константно време на престой в спойващата пещ и константна температура в спойващата пещ.

Най-голямо влияние върху получаването и възникването на деламинация играе температурата. Колкото е по-висока температурата, толкова повече се увеличава линейният

коефициент на температурно разширение (описан в Глава 2) и съответно се увеличава възможността за възникване на деламинация в интегралните схеми, поради рязкото изпарение на влагата от чипа. В нашия случай, при температура между 180 до 200°C, възникналата деламинация между (5,822%-8,815%) е в допустимите норми по стандартите за качество **J-STD-020**, **J-STD-035** и **PEM-INST-001**. (изключение прави ИС №6 с деламинация над 10%). При температури от 220°C се получава деламинация между 19,219%-34,025%.

Поради тази причина, от съществено значение е да се разработят и прилагат методи за намаляване на температурата на запояване на електронните компоненти под 200°C, така че да не се застрашава надеждността на електронните модули и компоненти (под 200°C се счита, че няма опасност от повреда на компонентите). Такъв вид метод е представен в последващите резултати.

Разработена е методология за отриване на деламинация в интегрални схеми. Тя се състои в прилагане на следните видове сканирания: **A-scan**, **C-scan**, **C-scan с настройка за оцветяване на деламинация RTG и B-scan**. Същността на нашата методология включва: Определяне на областта на сканиране в хоризонтална (C-Scan) и вертикална посока (B-Scan); A-Scan в точка за проверка на отразения сигнал по вече получен C-scan (хоризонтален разрез); Оцветяване на зоните с деламинация с RTG; проверка за оцветяване на зоните с разслояване (деламинация); Пресмятане на процентно наличие на деламинация; проверка спрямо индустриален и международен стандарт за качество **PEM-INST-001** В допълнение, чрез B-Scan (вертикален разрез) се извършва проверка на получения C-Scan (хоризонтален разрез) в областите с деламинация (местата, където се забелязва разслояване между два материала) и се проверява дали има затихване на ултразвуковите вълни в дълбочина.

Предложената методология дава възможност за достоверно откриване на деламинация в сравнение с широкоразпространените методологии, които прилагат типично прилагат по малък брой изследвания. С разработената методология оценяваме и факторите за възникване на деламинация и тяхното пряко влияние върху процеса на запояване.

Заклучение

Деламинацията представлява сериозна заплаха за надеждността на електронните устройства, поради което разбирането на факторите, които я предизвикват, е от съществено значение за подобряване на технологиите за производство и поддръжка на електронни компоненти. Анализът от представените резултати е насочен към идентифициране на ключовите фактори, които влияят върху процеса на възникване на деламинация. Експерименталното изследване включва провеждане на серия от тестове, при които се анализира наличието на деламинация в интегрални схеми при различни пикови температури и нива на влажност. За по-висока точност на изследването са използвани четири вида сканиране: A-scan, C-scan, C-scan с настройка за оцветяване на деламинация RTG и B-scan.

Направено е изследване как точно влагата и температурата се отразяват върху структурата на запоените компоненти и как това влияе на тяхната устойчивост и надеждност. Тези изследвания могат да придобият още по-висока точност, като се анализират изследваните интегрални схеми за възникналата деламинация, чрез прилагане на металографски анализ и използването на сканиращ електронен микроскоп (SEM) за точното измерване на причинената деламинация. Анализът от представените резултати позволява да се предложат препоръки за оптимизиране на процеса на запояване, който включва регулиране на параметрите на температурата, подобряване на технологичните процеси за насищане и асемблиране на електронни модули и компоненти, както и за използване на иновативни и съвременни методи за подобряване на състава на спойващите пасти и технологии за дозиране и запояване. Целта е да се намали риска от възникване на деламинация и да се повиши качеството и надеждността на запоените електронни компоненти.

Изводи

След извършване на експерименталните резултати, могат да се направят следните изводи за причиняването на деламинация в интегрални схеми, работа със сканиращ акустичен микроскоп и влиянието на температурата и влагата върху получаването на деламинацията:

1. При изследване със сканиращ акустичен микроскоп, са направени четири вида сканирания, за да бъдат сравнени и доказани с точност местата, където е възникнала деламинацията.
2. При поставяне на интегрални схеми за едно и също време във вода, но при различно време за изпичане на едни и същи градуси, може да установим, че с увеличаване на времето за изпичане се увеличава и деламинацията.
3. При поставяне на интегрални схеми за различно време във вода, но при еднакво време за изпичане на едни и същи градуси, може да установим, че с увеличаване на времето, в което ИС са във вода се увеличава и деламинацията.
4. При поставяне на интегрални схеми за едно и също време във вода, при еднакво време за изпичане, но на различни градуси, може да установим, че с увеличаване на градусите за изпичане се увеличава и деламинацията.
5. На базата на измерванията се забелязва, че с увеличаване на времето на престой на интегралните схеми в спойващата пещ при еднаква степен на влажност и температура, деламинацията се увеличава между 0,001% и 3,697%, а с увеличаване на степента на влажност при еднакво време в спойващата пещ и температура, деламинацията се увеличава между 1,485% и 13,7%, като при преминаване от 200°C към 220°C имаме увеличаване на деламинация между 11,93% и 23,271% при еднакво време на престой във вода и еднаква време на престой във спойващата пещ.
6. От направения анализ установяваме, че най-голямо влияние върху получаването и възникването на деламинация увеличаването на температурата, а най-малко времето на престой в спойващата пещ.

Глава 5. Методология за откриване на кухини в спойката и напрежение на срязване на спойката

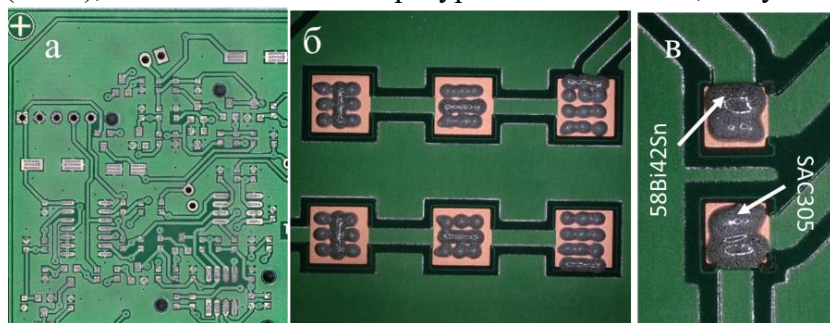
Задачите на главата включват анализ и изследване на въздействието на нискотемпературна спойваща паста на основата на калай-бисмут (SnBi) след смесването и със стандартната спойваща паста SAC305, върху възникването на кухини в спойката и напрежението на срез на спойващото съединение. Разработване на методология за откриване на кухини в спойката и напрежението на срез на спойващото съединение. Оценка на възможностите за използване на безконтактен метод (inkjet) за дозиране на спойващите паста и технологията за запояване в парна фаза и да се извърши оценка на техните възможности за запояване на електронни компоненти. Изследване на тези методи върху формирането на кухини и напрежението на срязване на спойката, като се анализират техните възможности за подобряване на надеждността и ефективността на запоените съединения. Да се направи оценка от смесването на пастите в различни пропорции за наличие на кухини и напрежението на срязване на спойката.

5.1. Анализ за наличие на кухини и напрежение на срязване на спойката

За експеримента са подготвени образци с струен принтер върху комбиниран отпечатък с различно съдържание на високотемпературна и нискотемпературна спойваща паста, поставена на различни места върху контактната площадка, както е показано на *Фигура 63*.

Целта на смесването на спойващите паста е да се постигне по-добро запояване – събиране на целия материал в спойката, отлично омокряне, равномерно разпределение на

целия спояващ материал върху запояваните повърхности, минимално количество на кухини (voids), намаляване на температурата на запояване, получаване на неевтектично топене.

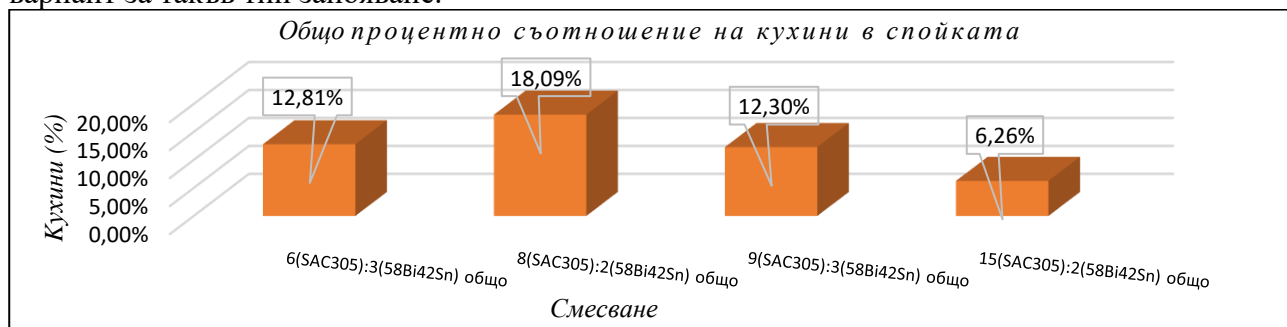


Фигура 63: (а) Общ изглед на печатната платка след дозиране със комбиниран отпечатък, (б) комбиниран отпечатък с различно разположение на нискотемпературната паста на контактни площи за резистори с корпус 1206, (в) комбиниран отпечатък на двата използвани вида паста за резистори/кондензатори с корпус 0603

5.1.1. Резултати от анализа за резистори с корпус 1206

А. Рентгенов микроскоп

На Диаграма 30 са представени резултатите от средната стойност на всички анализирани резистори с рентгенов микроскоп за наличие на кухини (voids) за съответното смесване. От представените резултати се забелязва, че с увеличаване на процентното съотношение на бисмутовата паста, се увеличава процентното съотношение на кухини (voids) в спойката. За смесване 8(SAC305):2(58Bi42Sn), което отговаря на (73%/SAC305 : 27%/58Bi42Sn) се забелязва най-висок процент наличие на кухини в спойката, като това го прави не оптимален вариант за такъв тип запояване.

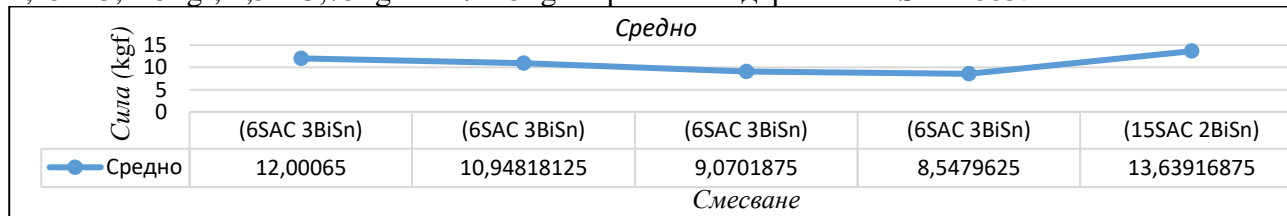


Диаграма 30: Общото процентно съотношение на платките за наличие на кухини в спойките на резистори с корпус 1206

Б. Напрежение на срез върху спойката

• Напречен разрез

Резултатите получени от изследванията за здравина на спойката на резистори с корпус 1206 се забелязва, че изследваните резистори удовлетворяват критериите по 1.0X-2,5kgf, 1,25X-3,125kgf, 1,5X-3,75kgf и 2.0X-5kgf спрямо стандарта MIL-STD-883.

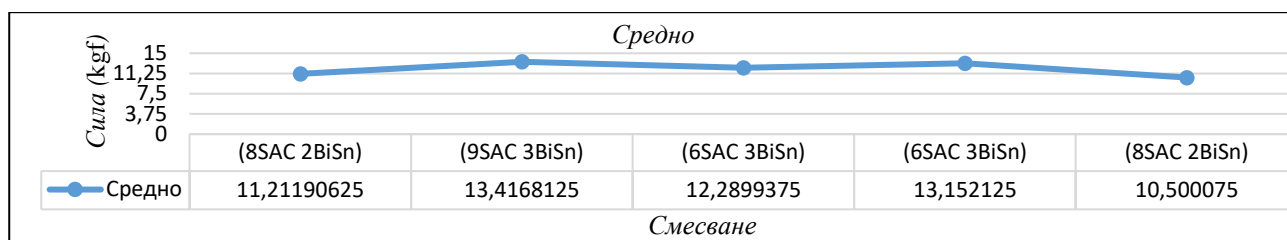


Графика 12: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 12 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания.

• Надлъжен разрез

Резултатите получени от изследванията за здравина на спойката на резистори с корпус 1206 се забелязва, че изследваните резистори удовлетворяват критериите по 1.0X-2,5kgf, 1,25X-3,125kgf, 1,5X-3,75kgf и 2.0X-5kgf спрямо стандарта MIL-STD-883.



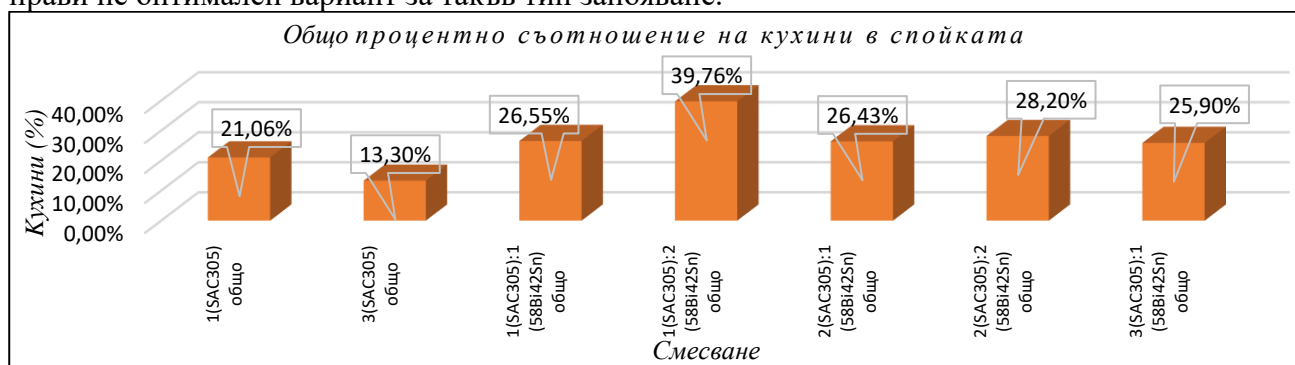
Графика 17: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 17 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания.

5.1.2. Резултати от анализа за резистори с корпус 0603

А. Рентгенов микроскоп

На Диаграма 43 са представени резултатите от средната стойност на всички анализирани резистори с рентгенов микроскоп за наличие на кухини (voids) за съответното смесване. От представените резултати се забелязва че с увеличаване на процентното съотношение на бисмутовата паста се увеличава процентното съотношение за наличие на кухини (voids) в спойката. За смесване 1(SAC305):2(58Bi42Sn), което отговаря на (25%/SAC305 : 75%/58Bi42Sn) се забелязва най-висок процент наличие на кухини в спойката, като това го прави не оптимален вариант за такъв тип запояване.

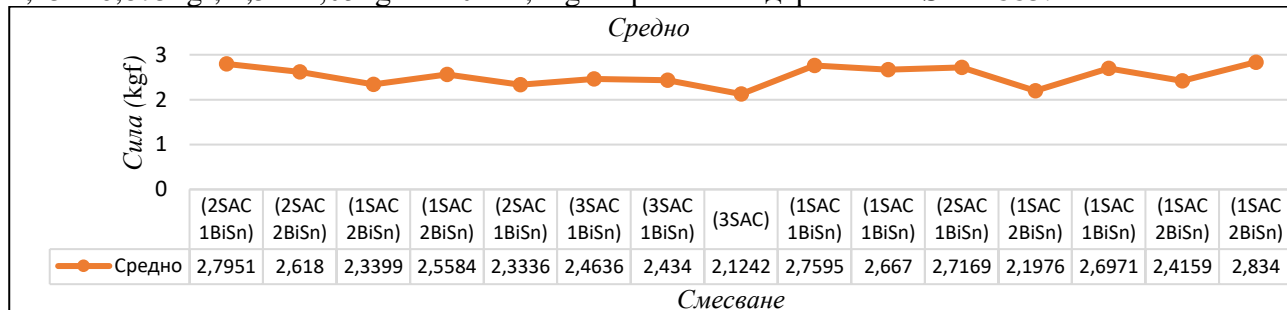


Диаграма 43: Общото процентно съотношение на платките за наличие на кухини в спойките на резистори с корпус 0603

Б. Напрежение на срез върху спойката

• Напречен разрез

Резултатите получени от изследванията за здравина на спойката на резистори с корпус 0603 се забелязва, че изследваните резистори удовлетворяват критериите по 1.0X-0,7kgf, 1,25X-0,875kgf, 1,5X-1,05kgf и 2.0X-1,4kgf спрямо стандарта MIL-STD-883.

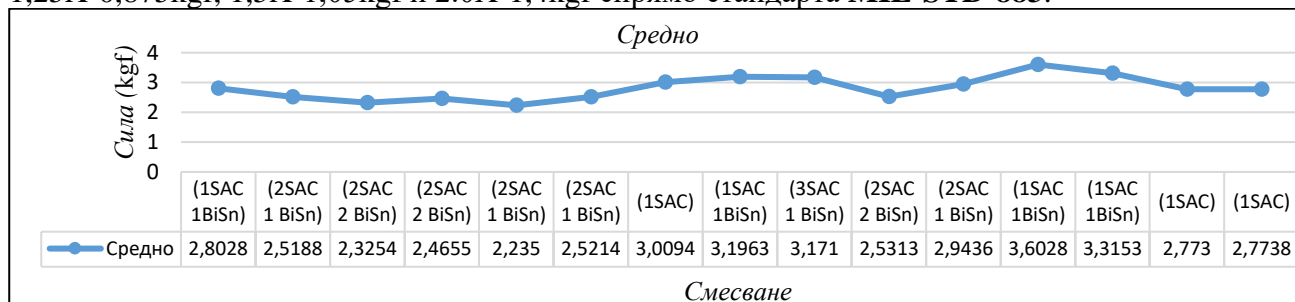


Графика 25: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 25 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания. От направените изследвания можем да забележим, че силата на скъсване на резистори с корпус 0603 наситени върху печатни платки с различни типове смесвания варира в много близки граници от 2,1kgf до 2,8kgf.

• **Надлъжен разрез**

Резултатите получени от изследванията за здравина на спойката на резистори с корпус 0603 се забелязва, че изследваните резистори удовлетворяват критериите по 1.0X-0,7kgf, 1,25X-0,875kgf, 1,5X-1,05kgf и 2.0X-1,4kgf спрямо стандарта **MIL-STD-883**.



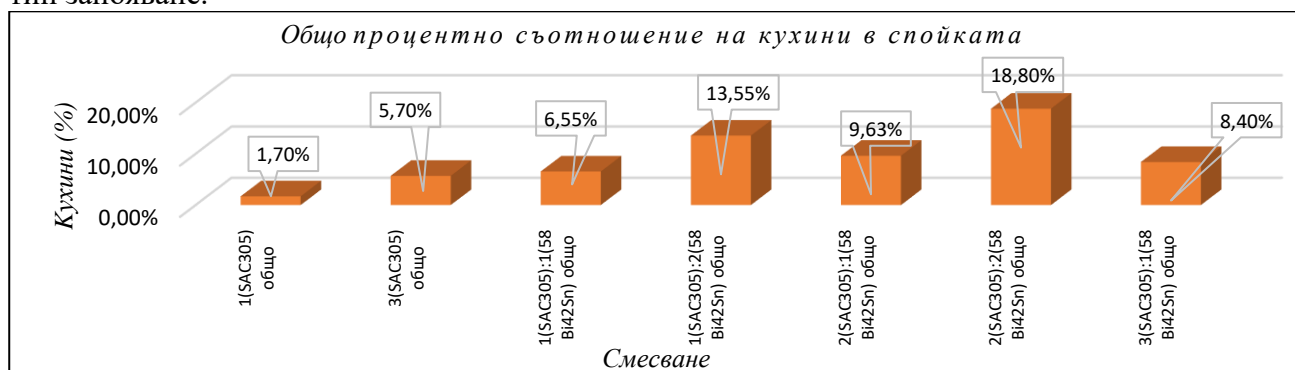
Графика 32: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 32 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания. От направените изследвания можем да забележим, че силата на скъсване на резистори с корпус 0603 наситени върху печатни платки с различни типове смесвания варира в много близки граници от 2,2kgf до 3,6kgf. Съответно най-малка сила на скъсване на спойката се забелязва при резисторите за смесване със съотношение 2(SAC305):1(58Bi42Sn), а най-голяма сила на скъсване на спойката се наблюдава при резисторите за смесване със съотношение 1(SAC305):1(58Bi42Sn).

5.1.3. Резултати от анализа за кондензатори с корпус 0603

А. Рентгенов микроскоп

На Диаграма 55 са представени резултатите от средната стойност на всички анализирани кондензатори с рентгенов микроскоп за наличие на кухини (voids) за съответното смесване. От представените резултати се забелязва, че с увеличаване на процентното съотношение на бисмутовата паста към стандартната паста (SAC305) се увеличава процентното съотношение за наличие на кухини (voids) в спойката на изследваните компоненти. За смесване 2(SAC305):1(58Bi42Sn), което отговаря на (40%/SAC305 : 60%/58Bi42Sn) се забелязва най-висок процент наличие на кухини в спойката, като това го прави не оптимален вариант за такъв тип запояване.

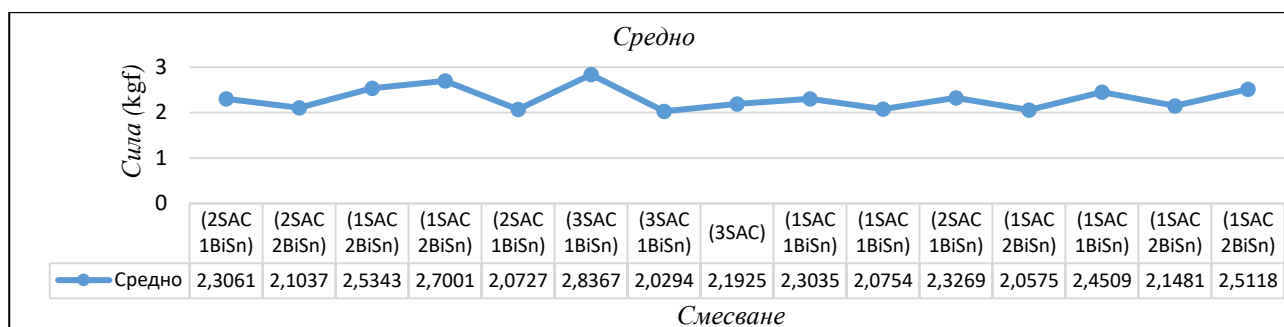


Диаграма 55: Общото процентно съотношение на платките за наличие на кухини в спойките на кондензатори с корпус 0603

Б. Напрежение на срез върху спойката

• **Напречен разрез**

Резултатите получени от изследванията за здравина на спойката на кондензатори с корпус 0603 се забелязва, че изследваните кондензатори удовлетворяват критериите по 1.0X-0,7kgf, 1,25X-0,875kgf, 1,5X-1,05kgf и 2.0X-1,4kgf спрямо стандарта **MIL-STD-883**.

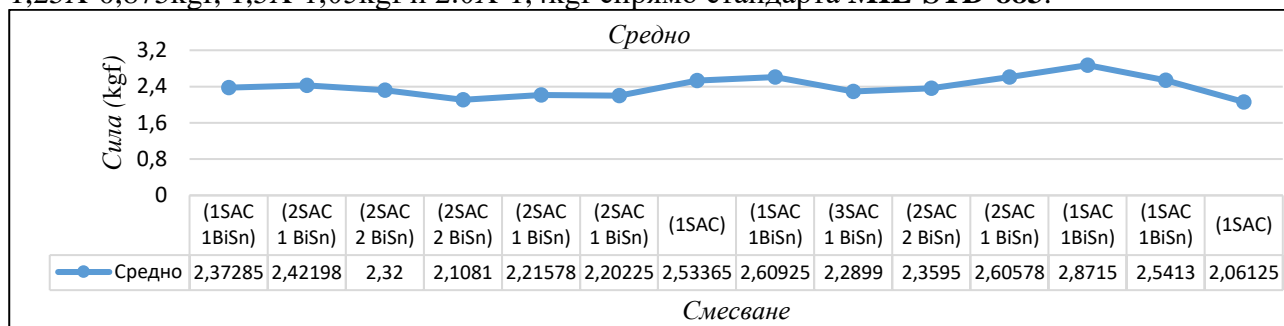


Графика 40: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 40 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания. От направените изследвания можем да забележим, че силата на скъсване на кондензатори с корпус 0603 наситени върху печатни платки с различни типове смесвания варира в много близки граници от 2kgf до 2,8kgf.

• **Надлъжен разрез**

Резултатите получени от изследванията за здравина на спойката на кондензатори с корпус 0603 се забелязва, че изследваните кондензатори удовлетворяват критериите по 1.0X-0,7kgf, 1,25X-0,875kgf, 1,5X-1,05kgf и 2.0X-1,4kgf спрямо стандарта **MIL-STD-883**.



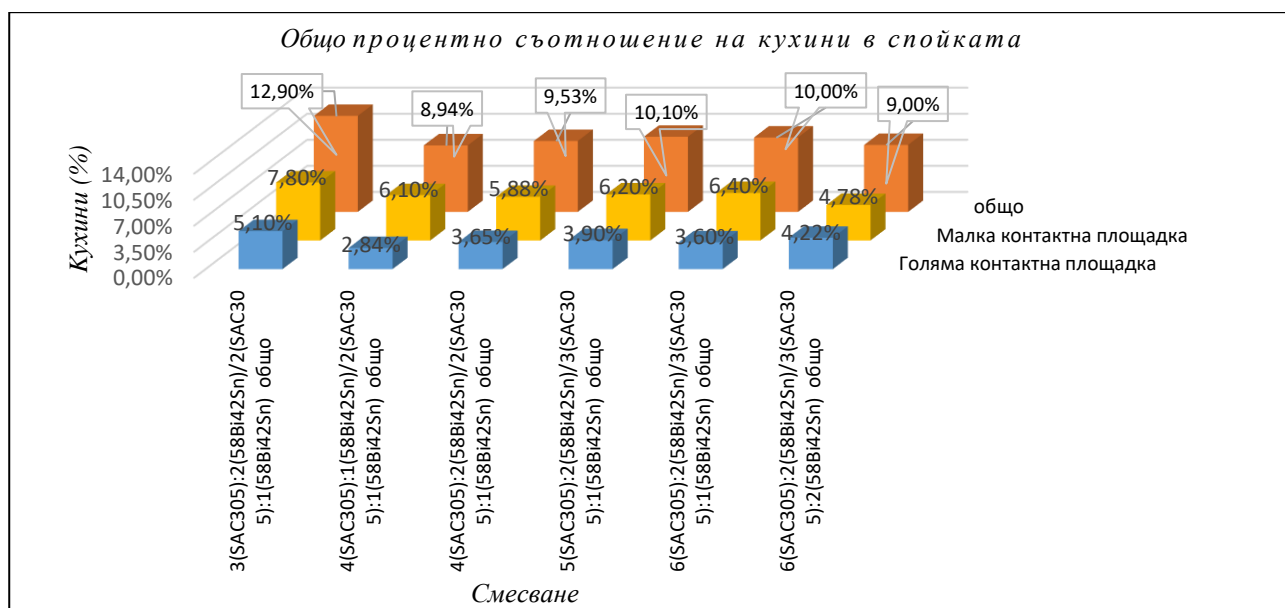
Графика 47: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 47 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания. От направените изследвания можем да забележим, че силата на скъсване на кондензатори с корпус 0603 наситени върху печатни платки с различни типове смесвания варира в много близки граници от 2,00kgf до 2,80kgf. Съответно най-малка сила на скъсване на спойката се забелязва при кондензаторите в съотношение 1(SAC305), а най-голяма сила на скъсване на спойката се наблюдава при резисторите за смесване със съотношение 1(SAC305):1(58Bi42Sn).

5.1.4. Резултати от анализа за транзистори с корпус SOT23

A. Рентгенов микроскоп

На Диаграма 67 са представени резултатите от средната стойност на всички анализирани транзистори с рентгенов микроскоп за наличие на кухини (voids) за съответното смесване. От представените резултати се забелязва, че с увеличаване на процентното съотношение на бисмутовата паста към стандартната паста (SAC305) се увеличава процентното съотношение за наличие на кухини (voids) в спойката на изследваните компоненти. За смесване 3(SAC305):2(58Bi42Sn)/2(SAC305):1(58Bi42Sn), което отговаря на (50%/SAC305 : 50%/58Bi42Sn)/(57%/SAC305 : 43%/58Bi42Sn) се забелязва най-висок процент наличие на кухини в спойката, като това го прави не оптимален вариант за такъв тип запояване.



Диаграма 67: Общото процентно съотношение на кухини в спойките на транзистори с корпус SOT23

Б. Напрежение на срез върху спойката

• Напречен разрез

Резултатите получени от изследванията за здравина на спойката на транзистори с корпус SOT23 се забелязва, че не всички изследваните транзистори удовлетворяват критериите за минимална здравина на скъсване при 1.0X-2,2kgf, 1,25X-2,75kgf, 1,5X-3,5kgf и 2.0X-4,4kgf спрямо стандарта **MIL-STD-883**.

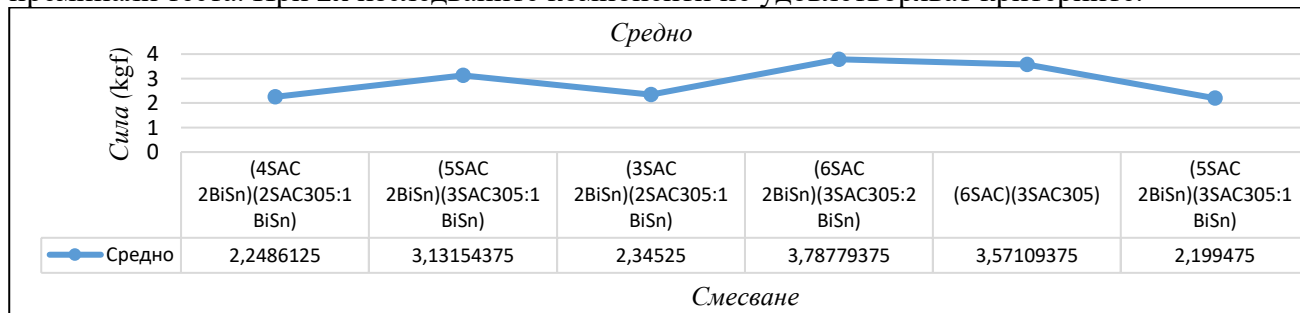
За смесване (4SAC:2BiSn)/(2SAC:1BiSn) са изследвани 16 компонента – само при 1x имаме 8 успешно преминали теста. Във всички останали случаи изследваните компоненти не удовлетворяват критериите.

За смесване (5SAC:2BiSn)/(1SAC:1BiSn) са изследвани 32 компонента– при 1x имаме 24 успешно преминали теста. При 1,25x имаме 16 успешно преминали теста. При 1,5x имаме 3 успешно преминали теста. При 2x имаме 1 успешно преминал теста.

За смесване (3SAC:2BiSn)/(2SAC:1BiSn) са изследвани 16 компонента - при 1x имаме 14 успешно преминали теста. При 1,25x имаме 1 успешно преминал теста. Във всички останали случаи изследваните компоненти не удовлетворяват критериите.

За смесване (6SAC:2BiSn)/(3SAC:2BiSn) са изследвани 16 компонента– при 1x имаме 13 успешно преминали теста. При 1,25x имаме 13 успешно преминали теста. При 1,5x имаме 13 успешно преминали теста. При 2x имаме 3 успешно преминал теста.

За смесване (6SAC)/(3SAC) са изследвани 16 компонента– при 1x имаме 16 успешно преминали теста. При 1,25x имаме 14 успешно преминали теста. При 1,5x имаме 10 успешно преминали теста. При 2x изследваните компоненти не удовлетворяват критериите.



Графика 54: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 54 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания. От направените изследвания можем да забележим, че

силата на скъсване на транзистори с корпус SOT23 наситени върху печатни платки с различни типове смесвания варира в граници от 2,2kgf до 3,8kgf.

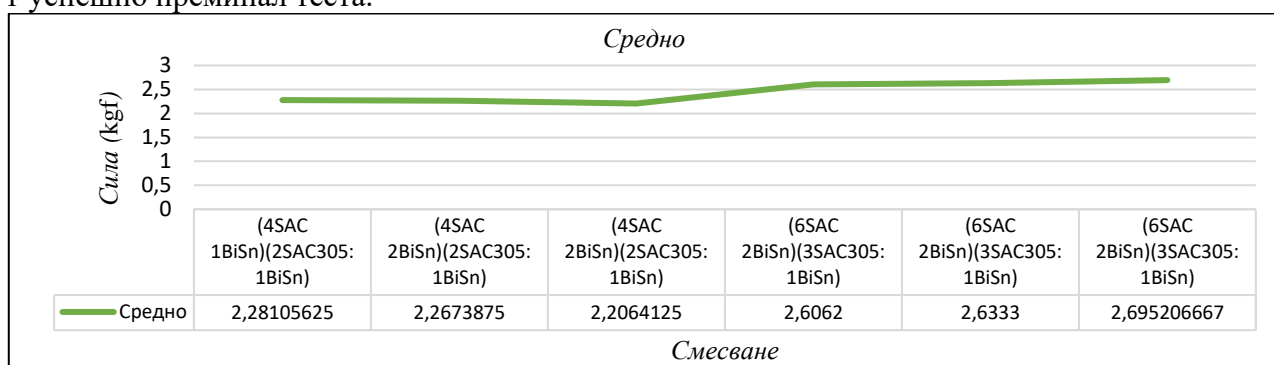
- **Надлъжен разрез**

Резултатите получени от изследванията за здравина на спойката на транзистори с корпус SOT23 се забелязва, че не всички изследваните транзистори удовлетворяват критериите за минимална здравина на скъсване при 1.0X-2,2kgf, 1,25X-2,75kgf, 1,5X-3,5kgf и 2.0X-4,4kgf спрямо стандарта **MIL-STD-883**.

За смесване (4SAC:1BiSn)/(2SAC:1BiSn) са изследвани 16 компонента – само при 1x имаме 10 успешно преминали теста. Във всички останали случаи изследваните компоненти не удовлетворяват критериите.

За смесване (4SAC:2BiSn)/(2SAC:1BiSn) са изследвани 32 компонента – само при 1x имаме 14 успешно преминали теста. Във всички останали случаи изследваните компоненти не удовлетворяват критериите.

За смесване (6SAC:2BiSn)/(3SAC:1BiSn) са изследвани 46 компонента– при 1x имаме 41 успешно преминали теста. При 1,25x имаме 20 успешно преминали теста. При 1,5x и 2x имаме 1 успешно преминал теста.



Графика 59: Усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания

Графика 59 ни показва усреднени резултати от анализа за силата на скъсване на спойката (kgf) за всички смесвания. От направените изследвания можем да забележим, че силата на скъсване на транзистори с корпус SOT23 наситени върху печатни платки с различни типове смесвания варира в много близки граници от 2,2kgf до 2,7kgf.

Разработена е методология за отриване на кухини в спойката и напрежение на срез на спойката на запоени електронни компоненти. Тя се състои в прилагане метод за безконтактно дозиране на спойващи пасти и запояване в парна фаза. Същността на нашата методология включва: Безконтактно дозиране на спойващи пасти с различна геометрия върху контактна площадка; Запояване на компонентите в парна фаза по определен температурен профил; Проверка за наличие на кухини чрез рентгенова инспекция при всяко едно от смесванията включва; Задаване на критерии за наличие на кухини спрямо индустриален стандарт **IPC-A-610H**, като зададените критерии са при **20% кухини (voids)** на единична контактна площадка и **5% на единична кухина (void)** спрямо общия брой кухини (voids) открити в единична контактна площадка; Фокусиране върху електронния компонент и настройка на интензитета на рентгеновата тръба; Прилагане на цифрова филтрация; Маркиране на контактната площадка; Маркиране на въздушните включвания посредством използването на ръчен метод; Записване на резултатите в база данни и анализирането им; Прилагане на метод за измерване на силата на скъсване по вече анализирани резултати за наличие на кухини; Проверяване на силата на скъсване спрямо военния стандарт за качество **MIL-STD-883** при всяко едно смесване и наблюдаване на влиянието на кухините върху напрежението на срез на спойката; Изготвяне на заключение относно оптималното смесване за всеки електронен компонент, в зависимост от наличието на кухини и силата на скъсване, с оглед използване на конкретното смесване в производствени процеси.

Предложената методология дава възможност за достоверно откриване на кухини и оценка на силата на скъсване на спойката при различни смесвания на спойващи пасти в сравнение с широкоразпространените методологии, които типично прилагат анализ само върху електронни компоненти, запоени с една спойваща сплав. С разработената методология оценяваме и технологиите за безконтактно дозиране и запояване в парна фаза и тяхното пряко влияние върху надеждността в процеса на запояване. В резултат се дава обосновано заключение относно оптималното смесване за неговото приложение в производствени процеси.

Заключение

Високите температури, по време на запояването на електронни компоненти, представляват сериозна заплаха за тяхната надеждност и дълготрайност. Тези температури могат да доведат до различни проблеми като деформации на компонентите, образуване на дефекти като кухини и пукнатини, както и деградация на материалите. Затова, разработването и използването на методи, които намаляват температурите по време на запояването, е от съществено значение за осигуряване на по-висока надеждност на електронните устройства. Анализът от представените резултати е насочен към намаляване на температурите на запояване, чрез смесване на нискотемпературна паста на основата на калай-бисмут (SnBi) със стандартна паста SAC305. Експерименталното изследване включва провеждане на безконтактно дозиране на спойваща паста в различни пропорции и запояване в парна фаза с цел намаляване на кухините в спойката. Този метод представлява обещаваща възможност за намаляване на риска от дефекти като кухини в спойката, тъй като бисмутът, който е един от основните компоненти на нискотемпературната паста, има склонността да образува повече кухини в сравнение със стандартната спойваща паста.

Направеното изследване представя, как бисмута променя наличието на кухини в спойката, изследвани с рентгенова инспекция и как променя силата на скъсване на спойващото съединение, чрез прилагане на анализ за напрежение на срез на спойката. Получените експериментални резултати показват обещаващи резултати да се продължат изследванията, както за правилното смесване на пастите дозирани, посредством безконтактния метод така и ползата от запояване с помощта на парна фаза. Анализът позволява да се правят изследвания в тази насока, като ъгъла на омокряне на спойката, как са се смесили пастите, интерметалните съединения, термодинамиката и опити за намаляване на кухините в спойката, чрез корекции в температурния профил и преминаване през двойно претопяване на спойващото съединение. Също така обект и на бъдещи изследвания е да се изследват интегралните схеми. Тези изследвания ще подобрят и подпомогнат развитието на електрониката с цел намаляване на температурите на съвременните електронни устройства но и постигане на по-добро качество и надеждност на тези устройства.

Изводи

След извършване на експерименталните резултати могат да се направят следните изводи за наличие на кухини в спойката и напрежение на срез на спойващото съединение след смесването на спойващи пасти и използването на безконтактен метод за нанасяне на спойваща пасти и запояване с парна фаза.

1. След проведеното изследване за наличие на кухини и напрежение на срез на спойката на резистори с корпус 1206 се забелязва, че при смесване 8(SAC305):2(58Bi42Sn) имаме най-висок процент наличие на кухини и най-малка средна сила на скъсване от 10,855kgf, което го прави най-неоптимален вариант за такъв тип запояване, а при смесване 15(SAC305):2(58Bi42Sn) и 9(SAC305):3(58Bi42Sn) имаме по-нисък процент на кухини и по-висока средна сила на скъсване от 13,639kgf и 13,41kgf, което ги прави най-оптимални за такъв тип запояване.

2. След проведеното изследване за наличие на кухини и напрежение на срез на спойката на резистори с корпус 0603 се забелязва, че с увеличаване на съотношението на бисмута се увеличава наличието на кухини в спойката. При смесване 1(SAC305):2(58Bi42Sn) имаме най-висок процент наличие на кухини и средна сила на скъсване от 2,469kgf, което го прави най-неоптимален вариант за такъв тип запояване, а при смесване 2(SAC305):1(58Bi42Sn) и 3(SAC305):1(58Bi42Sn) имаме най-нисък процент на кухини и средна сила на скъсване на спойката от 2,615kgf и 2,448kgf, което ги прави най-оптимални за такъв тип запояване.
3. След проведеното изследване за наличие на кухини и напрежение на срез на спойката на кондензатори с корпус 0603 се забелязва, че с увеличаване на съотношението на бисмута се увеличава наличието на кухини в спойката. При смесване 1(SAC305):2(58Bi42Sn) и 2(SAC305):2(58Bi42Sn) имаме най-висок процент наличие на кухини и средна сила на скъсване от 2,45kgf и 2,1037kgf, което го прави най-неоптимален вариант за такъв тип запояване, а при смесване 1(SAC305):1(58Bi42Sn) и 3(SAC305):1(58Bi42Sn) имаме най-нисък процент на кухини и средна сила на скъсване на спойката от 2,276kgf и 2,433kgf, което ги прави най-оптимални за такъв тип запояване.
4. След проведеното изследване за наличие на кухини и напрежение на срез на спойката на транзистори с корпус SOT23 се забелязва, че с увеличаване на съотношението на бисмута се увеличава наличието на кухини в спойката. При смесване 4(SAC305):2(58Bi42Sn)/2(SAC305):1(58Bi42Sn) и 4(SAC305):1(58Bi42Sn)/2(SAC305):1(58Bi42Sn) имаме най-висок процент наличие на кухини и средна сила на скъсване от 2,248kgf и 2,281kgf, което го прави най-неоптимален вариант за такъв тип запояване, а при смесване 6(SAC305):2(58Bi42Sn)/3(SAC305):2(58Bi42Sn) и 6(SAC305):2(58Bi42Sn)/3(SAC305):1(58Bi42Sn) имаме най-нисък процент на кухини и средна сила на скъсване на спойката от 2,644kgf и 3,787kgf, което ги прави най-оптимални за такъв тип запояване.
5. Използването на безконтактен метод за дозиране на спойващите пасти – inkjet, предлага по-прецизно и контролирано нанасяне на спойващата паста върху контактните площадки, което може да намали риска от образуване на кухини и други дефекти.
6. С използването на безконтактен метод за нанасяне на спойваща паста имаме възможност за точно дозиране на използвания припой.
7. Възможност за формиране на различна геометрия на комбинирания отпечатък;
8. Запояването в парна фаза е иновативен метод, който допринася за подобряване на качеството на запояването, защото имаме равномерно разпределение на топлината по цялата платка като се намалява риска от дефекти като кухини и пукнатини.
9. Изследванията и тестовете за оценка на напрежението на срязване на спойващото съединение при различни смесвания на спойващите пасти предоставят ценна информация за оптимизиране на процесите на запояване.
10. Внедряването на подобрени технологии и материали за запояване, както и използването на строги процедури за контрол на качеството, може значително да подобри надеждността на спойването и да намали риска от дефекти.
11. С увеличаването на количеството бисмут в спойката се увеличава количеството на кухини (voids).
12. Бисмутът е по-крехък, но това не оказва отрицателно влияние в силата на скъсване на спойката след смесването му със стандартна паста (SAC305);
13. Смесването на стандартна паста с нискотемпературна паста на основата на бисмут намалява температурата на запояване.

Заклучение на дисертацията

Деламинацията представлява сериозна заплаха за надеждността на електронните устройства, поради което разбирането на факторите, които я причиняват, е от съществено значение за подобряване на технологиите за производство и поддръжка на електронни компоненти. Представеният анализ има за цел да идентифицира ключовите фактори, които влияят върху процеса на възникване на разслояване. Експерименталното изследване, проведено с помощта на различни техники за сканиране, включително A-scan, C-scan, C-scan с настройка за оцветяване на разслояването (RTG) и B-scan, осигури ценна представа за условията, които водят до появата на деламинация. Чрез анализиране на наличието на разслояване при различни пикови температури и нива на влажност, изследването ни насочва върху критичните параметри, които трябва да бъдат контролирани, за да се сведе до минимум рискът от разслояване в електронните компоненти. Като се разбират по-добре факторите, които допринасят за възникването на деламинация, производителите и инженерите могат да разработят по-ефективни стратегии за нейното предотвратяване и отстраняване, като по този начин подобряват надеждността и производителността на електронните устройства.

Високите температури, използвани по време на запояването на електронни компоненти, представляват значителна заплаха за тяхната надеждност и дълготрайност, водещи до различни проблеми като деформации на компонентите, образуване на дефекти като кухини и пукнатини. Следователно разработването и използването на методи, които намаляват температурите по време на запояването, е от решаващо значение за осигуряване на по-висока надеждност на електронните устройства. Представеният анализ демонстрира потенциала на смесването на нискотемпературна спойваща паста на базата на калай-бисмут (SnBi) със стандартна спойваща паста (SAC305) за намаляване на температурата на запояване и намаляване на риска от кухини в спойката. Чрез използването на безконтактно дозиране на спойваща паста в различни пропорции и запояване в парна фаза се представлява обещаваща възможност за подобряване на надеждността и производителността на електронните устройства. Тъй като бисмутът има тенденция да образува повече кухини в сравнение със стандартната спойваща паста, използването на безконтактно дозиране и запояване в парна фаза може ефективно да намали риска от дефекти като кухини в спойката, като по този начин се допринася за цялостната надеждност и дълготрайност на електронните устройства.

Предложената методология предлага цялостен подход за точно откриване на деламинация. Тази техника съчетава различни методи за сканиране, включително A-scan, C-scan, C-scan с настройка за оцветяване на дефекти на разслояване (RTG) и B-scan, което позволява по-задълбочено изследване на потенциални проблеми в сравнение с традиционните методи. Чрез определяне на областта на сканиране както в хоризонтална, така и във вертикална посока, извършване на A-Scan за проверка на отразения сигнал, оцветяване на зоните с деламинация с помощта на RTG и изчисляване на процента на възникналата деламинация, предложената методология осигурява изчерпателно разбиране на състоянието на интегралната схема. Освен това, чрез използване на B-Scan за проверка на хоризонталния разрез в областите с деламинация и проверка за затихване на ултразвуковите вълни в дълбочина, можем да придобием представа за прякото въздействие на деламинация върху процеса на запояване.

Предложената методология предоставя цялостен подход за точно откриване на кухини в спойките и оценка на силата на скъсване на спойките при различни смесвания на спойващи паста. Този метод съчетава безконтактно дозиране на спойващи паста с различна геометрия, запояване в парна фаза с определен температурен профил и рентгеново сканиране за идентифициране на кухини. Чрез задаване на критерии за наличие на кухини спрямо индустриалния стандарт IPC-A-610H и наблюдение на влиянието на кухините върху напрежението на среза на спойката, предложената методология осигурява изчерпателно разбиране на състоянието на запоените електронни компоненти. Освен това, чрез оптимизиране на смесването въз основа на наличието на кухини и силата на скъсване, методологията гарантира, че най-подходящото смесване се използва в производствените

процеси, като по този начин се подобрява надеждността и производителността на електронните устройства.

Тези методологии значително подобряват откриването на разслоявания в интегралните схеми, а и също така откриването на кухини в спойката на електронни компоненти и изследването на силата на скъсване на спойката спрямо влиянието на въздушните включвания след смесването на спойващи пасти, като в крайна сметка повишават надеждността и производителността на електронните устройства.

Списък на научно-приложните и приложните приноси на дисертацията

В резултат от работата по дисертацията са постигнати следните приноси.

А. Научно-приложни приноси:

1. Разработена е технология на комбиниран отпечатък, която дава възможност за създаване на индивидуални условия за оптимално запояване на всеки извод към контактна площадка.
2. Разработена е методика за прецизно добавяне на специализирани материали в спояващи пасти с цел индивидуално управление на качеството на спойките.
3. Доразвити са методологиите за откриване и оценка на дефекти при производството на електронни модули и съответно подобрене на производствените процеси.
4. Получените резултати отнесени към съответните стандарти за оценка на електронен монтаж са ценен ресурс за развитие на стандартите (преминаване от IPC A-610H към следваща версия)

Б. Приложни приноси:

1. Оптимално запояване чрез използване на струен печат (Jet Printing) за създаване на комбиниран отпечатък.
2. Въз основа на горното (струен печат за създаване на комбиниран отпечатък), е оптимизирана технологията на запояване в парна фаза,.
3. Модифицирани и оптимизирани са методите за (1) анализ на деламинация в интегрални схеми, за (2) измерване на кухини в спойки и за (3) измерване на сила на скъсване на спойка.
4. Създадена е база с резултати от използване на комбиниран отпечатък и влиянието му върху количеството кухини в спойките и здравината им за различни електронни компоненти.

Списък с научни публикации по дисертацията

1. R. Radonov, G. Angelov and **R. Rusev**, "Remote Education Applications in the Technical University of Sofia," 2020 XXIX International Scientific Conference Electronics (ET), Sozopol, Bulgaria, 2020, pp. 1-6, doi: 10.1109/ET50336.2020.9238194.
2. G. Angelov, **R. Rusev**, D. Nikolov and R. Rusev, "Identifying of Delamination in Integrated Circuits using Surface Acoustic Microscopy," 2021 XXX International Scientific Conference Electronics (ET), Sozopol, Bulgaria, 2021, pp. 1-5, doi: 10.1109/ET52713.2021.9579909.
3. G. Angelov, D. Nikolov, **R. Rusev** and R. Rusev, "Application of B-Scan for identification of delamination in Integrated Circuits," 2022 XXXI International Scientific Conference Electronics (ET), Sozopol, Bulgaria, 2022, pp. 1-4, doi: 10.1109/ET55967.2022.9920294.

4. G. Angelov *et al.*, "Compact Model of Junctionless Nanowire Transistor for Air-Pollution Sensor," *2023 46th International Spring Seminar on Electronics Technology (ISSE)*, Timisoara, Romania, 2023, pp. 1-5, doi: 10.1109/ISSE57496.2023.10168462.
5. **R. Rusev**, V. Tsenev, V. Videkov and K. Petkovska, "Combined footprint of solder paste - influence of bismuth content on solder strength," *2023 XXXII International Scientific Conference Electronics (ET)*, Sozopol, Bulgaria, 2023, pp. 1-6, doi: 10.1109/ET59121.2023.10279260.
6. **R. Rusev**, V. Tsenev and M. Slavchev, "Sustainable Low-Temperature Stress Soldering of Specialized Electronic Components and Process Optimization Through Statistical Analysis and Machine Learning," *2023 International Conference on Information Technologies (InfoTech)*, Varna, Bulgaria, 2023, pp. 1-4, doi: 10.1109/InfoTech58664.2023.10266891.
7. V. Tsenev, **R. Rusev**, V. Videkov and M. Slavchev, "Statistical Analysis of the Influence of the Amount of Bismuth in a Combined Solder Paste Footprint on the Content of Voids in the Solder," *2023 International Conference on Information Technologies (InfoTech)*, Varna, Bulgaria, 2023, pp. 1-4, doi: 10.1109/InfoTech58664.2023.10266874.

СПИСКЪ НА ИЗПОЛЗВАНАТА В АВТОРЕФЕРАТА ЛИТЕРАТУРА

- [1] M. I. B. ^azu and T.-M. I. B., "FAILURE ANALYSIS," 2011.
- [2] S. Kilgore, J. Adams, D. Schroder, C. Gaw, and S. Krause, "Electromigration in Gold Interconnects by the Graduate Supervisory Committee," 2013.
- [3] P. Aryan, S. Sampath, and H. Sohn, "An Overview of Non-Destructive Testing Methods for Integrated Circuit Packaging Inspection," *Sensors 2018, Vol. 18, Page 1981*, vol. 18, no. 7, p. 1981, Jun. 2018, doi: 10.3390/S18071981.
- [4] M. , G. S. and Q. J. Xue, "Semiconductor Failure Analysis for 60 Years and Beyond".
- [5] C. L. Henderson, "Advanced to Failure and Yield Analysis".
- [6] T. and B. ~azu, M. Bajenescu, *Component Reliability for Electronic Systems, Boston and London, Artech House*. 2010.
- [7] E. D. R. Committee, *Microelectronics Failure Analysis*: OH, USA, 2011: Desk Reference; Asm International: Materials Park,.
- [8] "Development of an Inspection Process for Ball-Grid-Array Technology Using Scanned-Beam X-Ray Laminog - Components, Packaging, and Manufacturing Technology, Part A, IEEE Transactions on | Enhanced Reader."
- [9] Y. J. Roh, K. W. Ko, H. Cho, H. C. Kim, H. Joo, and S. K. Kim, "<title>Inspection of ball grid array (BGA) solder joints using x-ray cross-sectional images</title>," J. W. V. Miller, S. S. Solomon, and B. G. Batchelor, Eds., Aug. 1999, pp. 168–178. doi: 10.1117/12.360270.
- [10] J. E. Semmens and L. W. Kessler, "Further investigation into the use of acoustic micro imaging for analyzing flip chip integrity and failure modes," in *Proceedings 1997 International Conference on Multichip Modules*, IEEE, pp. 165–169. doi: 10.1109/ICMCM.1997.581167.
- [11] J. E. Semmens and L. W. Kessler, "Characterization of flip chip interconnect failure modes using high frequency acoustic micro imaging with correlative analysis," in *1997 IEEE International Reliability Physics Symposium Proceedings. 35th Annual*, IEEE, pp. 141–148. doi: 10.1109/RELPHY.1997.584251.
- [12] L. Su, T. Shi, Z. Xu, X. Lu, and G. Liao, "Defect Inspection of Flip Chip Solder Bumps Using an Ultrasonic Transducer," *Sensors*, vol. 13, no. 12, pp. 16281–16291, Nov. 2013, doi: 10.3390/s131216281.
- [13] S. Brand, P. Czurratis, P. Hoffrogge, and M. Petzold, "Automated inspection and classification of flip-chip-contacts using scanning acoustic microscopy," *Microelectronics Reliability*, vol. 50, no. 9–11, pp. 1469–1473, Sep. 2010, doi: 10.1016/j.microrel.2010.07.139.
- [27] Moisture/Reflow Sensitivity Classification for Non-hermetic Solid State Surface Mount Devices, "IPC/JEDEC J-STD-020C," *Proposed Standard for Ballot*, Jan. 2004.

- [28] Acoustic Microscopy for Nonhermetic Encapsulated Electronic Components, “IPC/JEDEC J-STD-035,” *JOINT INDUSTRY STANDARD*, May 1999.
- [29] Dr. Alexander Teverovsky and Dr. Kusum Sahu, “NASA/TP,” *PEM-INST-001: Instructions for Plastic*, Jun. 2003.
- [33] N. Holle, T. Ewald, and U. Welzel, “Voids in SMT Solder Joints-Myths Revisited”.
- [34] IPC-A-610E, “‘Acceptability of Electronic Assemblies,’” *IPC*, Apr. 2010.
- [38] “Technical Standardization Subcommittee on Surface Mount Technology Surface mount technology-Environmental and endurance test methods for solder joint of surface mount device Part 103: Torque shear strength test”.
- [39] “Understanding Shear Test - Knowledge Base Document | Inseto UK.” Accessed: Mar. 23, 2024. [Online]. Available: <https://www.inseto.co.uk/understanding-ball-bond-and-die-shear-testing-ikb-018/>
- [50] G. Angelov, R. Rusev, D. Nikolov, and R. Rusev, “Identifying of Delamination in Integrated Circuits using Surface Acoustic Microscopy,” in *2021 XXX International Scientific Conference Electronics (ET)*, IEEE, Sep. 2021, pp. 1–5. doi: 10.1109/ET52713.2021.9579909.
- [53] “Acoustic Microscopy, KSI.” Accessed: Mar. 24, 2024. [Online]. Available: <https://www.ksisam.com/acousticmicroscopy-en/home-acoustic-microscopy.php>
- [54] Maciej Serda *et al.*, “Synteza i aktywność biologiczna nowych analogów tiosemikarbazonowych chelatorów żelaza,” *Uniwersytet śląski*, vol. 7, no. 1, pp. 343–354, 2013, doi: 10.2/JQUERY.MIN.JS.
- [62] W. Lei and A. Kumar, “Delamination and Reliability Issues in Packaged Devices,” in *Adhesion in Microelectronics*, Wiley, 2014, pp. 267–312. doi: 10.1002/9781118831373.ch7.
- [65] W. Lei and A. Kumar, “Delamination and Reliability Issues in Packaged Devices,” 2018, doi: 10.1002/9781118831373.ch7.
- [69] M. D. Placette, X. Fan, J. H. Zhao, and D. Edwards, “Dual stage modeling of moisture absorption and desorption in epoxy mold compounds,” *Microelectronics Reliability*, vol. 52, no. 7, pp. 1401–1408, Jul. 2012, doi: 10.1016/J.MICROREL.2012.03.008.
- [70] İ. Baylakoğlu *et al.*, “The detrimental effects of water on electronic devices,” *e-Prime - Advances in Electrical Engineering, Electronics and Energy*, vol. 1, p. 100016, Jan. 2021, doi: 10.1016/J.PRIME.2021.100016.
- [78] “Thermal Expansion - Linear Expansion Coefficients.” Accessed: Apr. 05, 2024. [Online]. Available: https://www.engineeringtoolbox.com/linear-expansion-coefficients-d_95.html
- [100] F. J. Akkara *et al.*, “EFFECTS OF MIXING SOLDER SPHERE ALLOYS WITH BISMUTH-BASED PASTES ON THE COMPONENT RELIABILITY IN HARSH THERMAL CYCLING.” Accessed: May 19, 2023. [Online]. Available: https://www.researchgate.net/publication/337438888_EFFECTS_OF_MIXING_SOLDER_SPHERE_ALLOYS_WITH_BISMUTH-BASED_PASTES_ON_THE_COMPONENT_RELIABILITY_IN_HARSH_THERMAL_CYCLING
- [162] “Mycronic, „MY700 Next generation of jetting”, online available:”.
- [167] “Vapor Phase Soldering :: Total Materia Article.” Accessed: May 20, 2023. [Online]. Available: <https://www.totalmateria.com/page.aspx?ID=CheckArticle&site=ktn&NM=449>
- [168] B. Illés, A. Géczy, and G. Harsányi, “The Vapour Phase Soldering (VPS) technology: A review,” *Budapest University of Technology and Economics*.
- [169] “XD Series X-ray Microscope Users Guide”.
- [174] M. S. Jeong, D. H. Lee, and J. W. Yoon, “Effect of temperature on shear properties of Sn-3.0Ag-0.5Cu and Sn-58Bi solder joints,” *J Alloys Compd*, vol. 903, p. 163987, May 2022, doi: 10.1016/J.JALLCOM.2022.163987.

SUMMARY

Dissertation topic: Methods for defect analysis in electronic components

The leading method for connecting components to printed circuit boards (PCBs) is soldering, which not only establishes an electrical connection, but also provides mechanical stability and thermal conductivity. The soldering process presents several challenges, one of the most significant being, the need to lower the soldering temperature to ensure solder durability. This challenge is driven by the use of new materials and the rising standards of the components thermal durability. Elevated temperatures increase the risk of overheating, delamination, and cracking in the solder joints. Therefore, the reliability of the electronic components is directly impacted by temperature.

This dissertation addresses the above-mentioned issues in a broader context by proposing methods to identify delamination in integrated circuits, in interaction with their environment. Moreover, it considers the use of low-temperature solder pastes, in reducing the temperature effects on the electronic components, including prevention of delamination. The adoption of the provided research, its analysis, and developed methods, results in more durable and reliable electronic devices and systems, meeting the increasing demands of today's technological environment.

The aim of the dissertation is to propose methods for detecting delamination in integrated circuits and voids in the solder joints of discrete and integrated components on printed circuit boards (PCBs), as well as to suggest solutions for improving solder joint reliability. In relation, samples of integrated circuits subjected to various impacts causing delamination have been studied and analyzed.

The dissertation also focuses on the use of low-temperature solder pastes to improve the reliability and enhance the quality of the solder joint. In this regard, it is analyzed how the use of new materials and technologies can optimize the soldering process.

The exposition in this thesis consists of five chapters and three appendices. Chapter 1 is a literary review on non-destructive and destructive methods for the analysis of electronic components and discusses international standards regarding the presence of delamination in integrated circuits, solder voids, and shear stress. Chapter 2 presents the methods for analyzing and detecting delamination in integrated circuits, along with the main factors influencing delamination. Chapter 3 examines the types of solder pastes, the necessity of mixing solder pastes, non-contact dispensing methods, vapor phase soldering, X-ray inspection for detecting voids in solder joints, and shear stress of the solder joints. Chapter 4 discusses the experimental results related to the effects of various factors such as temperature and moisture on delamination. Chapter 5 discusses the experimental results concerning the presence of voids in solder joints and the shear stress of solder joints following the application of innovative methods for dispensing solder pastes and assembling electronic components. In Appendix A, the experimental results of the delamination analysis in integrated circuits are presented in tabular form. In Appendix B, the experimental results of the presence of voids in the solder joints of the investigated electronic components are presented in tabular form. In Appendix C, the soldering temperature profile is presented.